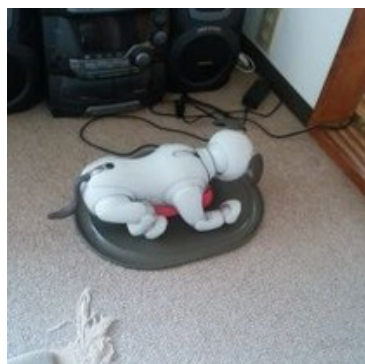




OPAMPを作ってみた！

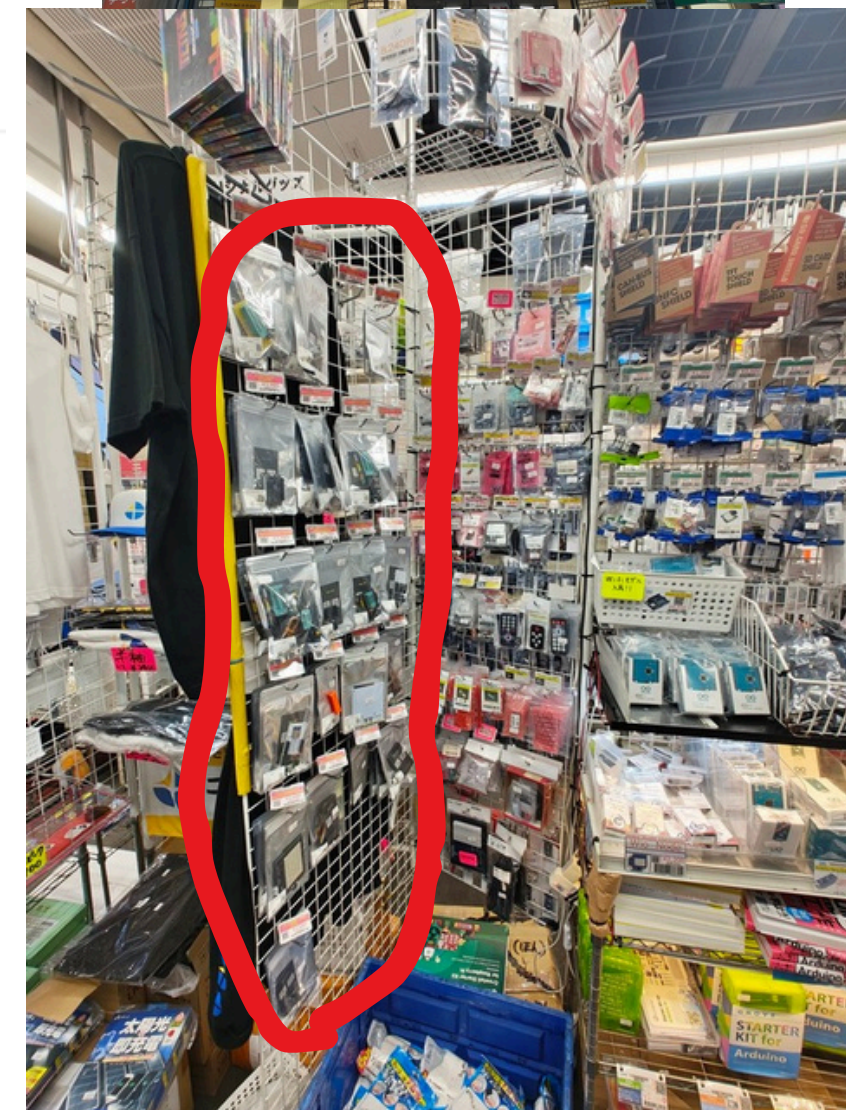
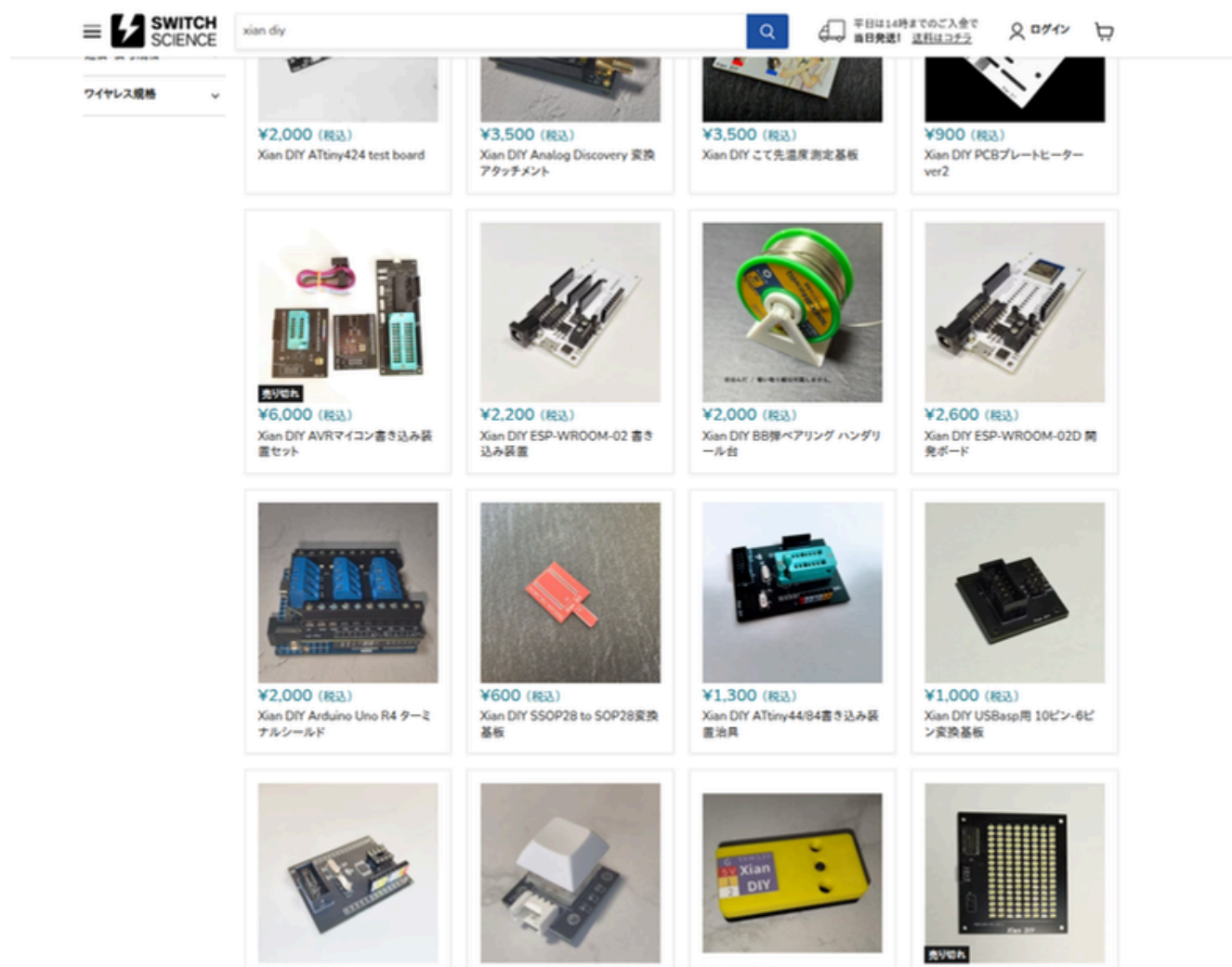
自己紹介



Xian DIY(シャン ディアイワイ)
GEN UEDA
@sabasabasabaniu



スイッチサイエンス様



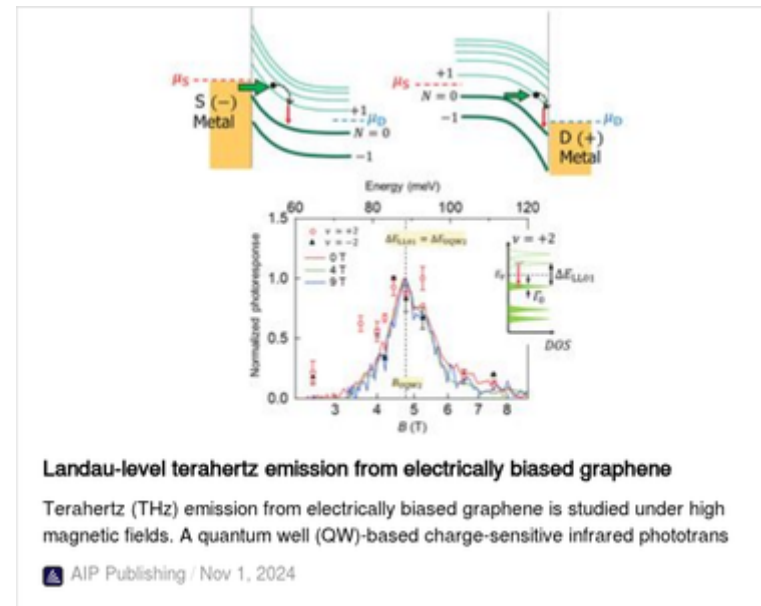
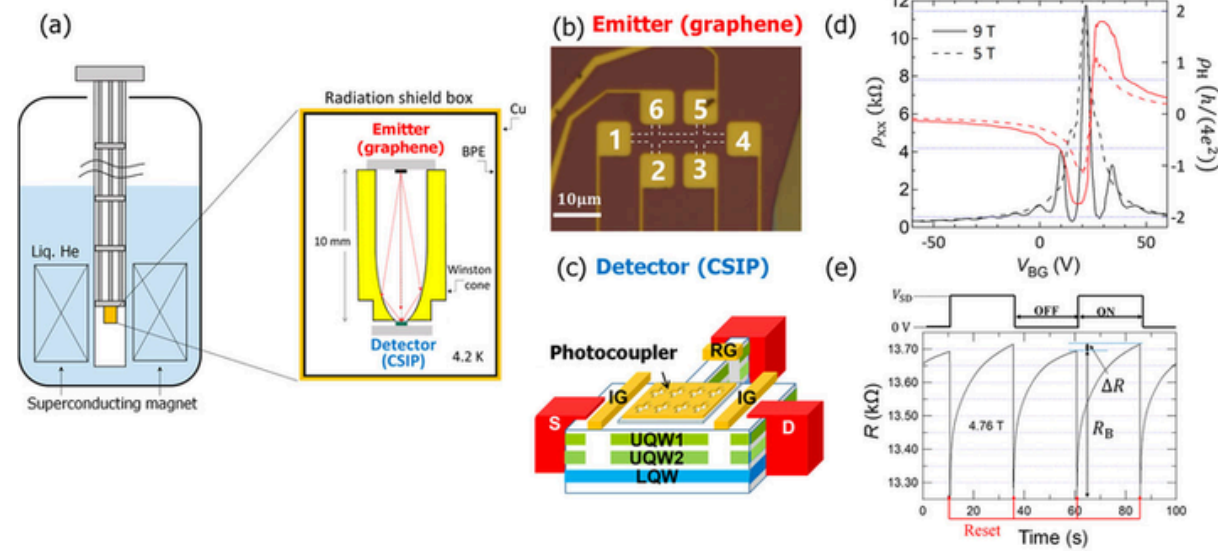
@つくまた2にて

<https://necobit.github.io/tsukumata-web/>

自己紹介

学生時代

Landau-level terahertz emission from electrically biased graphene



剥離グラフェンのデバイス
ホールバーで測定

新卒

枚葉 SiNエッチング装置



考えることは

- 面内均一性
- エッチングの選択性
- パーティクルレベル

結局世の中に出回っているICって
どうやって設計しているの??

ISHI会版OpenMPW PTC06-2



ISHI会版OpenMPW PTC06-2開始!!! ~2025年PTC06 (フェニテックシャトル) の相乗り募集~

ISHI会版OpenMPW PTC06-2開始!!! ~2025年PTC06 (フェニテックシャトル) の相乗り募集~ 去年のISHI会版OpenMPW PTC06-1に続いて、今年はサンケン電気株式会社様がスポンサーとして付く形でフェニテックシャトルの相乗り募集をすること...

 ISHI-KAI's Homepage / May 24, 2025

- 作成対象
OPAMP
- ルール
参加形態 2名以上のグループ
PDK OpenRule1umPDKのPTC06 これ以外のPDK利用は不可
- テープアウト(締め切り)
2025年8月11日

Maxサイズは「横：600um x 縦：400um」

ピン数は「8ピン」

必須ピン：VDD, 入力ピン, 出力ピン

VSSは共通のものを利用してよい、数に入れなくてもよい
残りをどう使うかは自由

これ以上使いたい場合は要相談

https://ishi-kai.org/openmpw/shuttle/ptc06/2025/05/24/shuttle_ISHI-Kai_OpenMPW-PTC06-2_start.html

OPAMP チームを組む

チームアンドウー

- アンドウー
- forest
- Maehashi
- Xian DIY

目標: アナログIC設計の基礎を学ぶため、王道回路である「2段構成CMOS オペアンプ」の設計からレイアウト、検証までをチームで完遂する。

対象回路: 電流源と位相補償を含む2段構成CMOSオペアンプ

毎週日曜21時から定例MTG

チーム募集

6/15

xschem

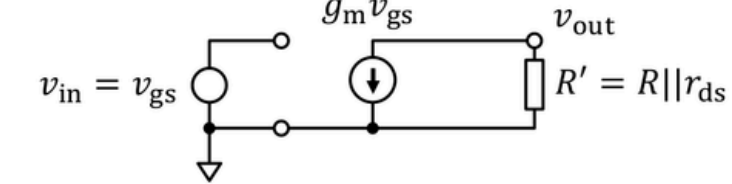
8/10

8/11

kLayout

テープアウト

トランジスタの素性



$$v_{out} = -R' g_m v_{gs} = -R' g_m v_{in}$$

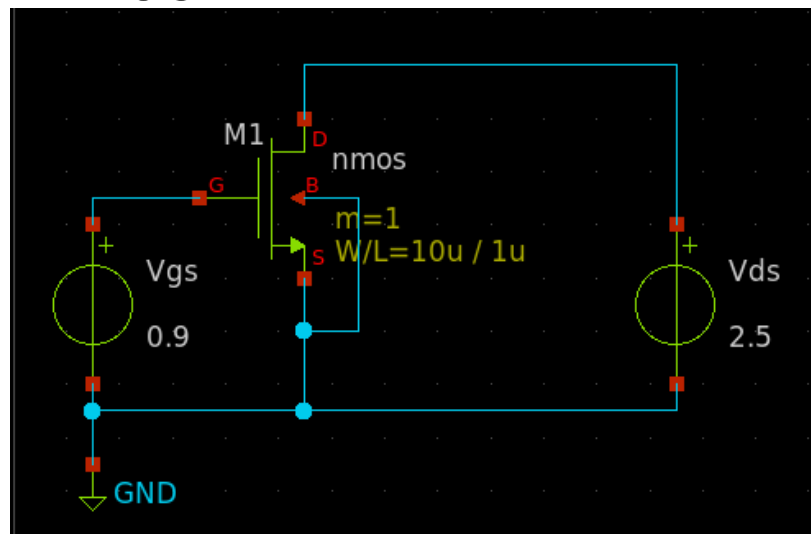
$$\frac{v_{out}}{v_{in}} = -g_m R'$$

$$\text{利得} \left| \frac{v_{out}}{v_{in}} \right| = g_m R'$$

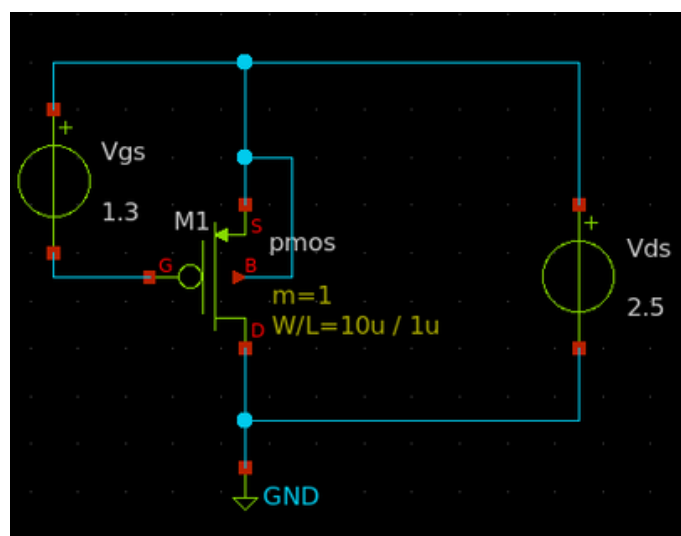
g_m が大きく、 R' が大きいほど利得は大きい

<https://www.youtube.com/live/TMPB9pKv8nQ>

nMOS



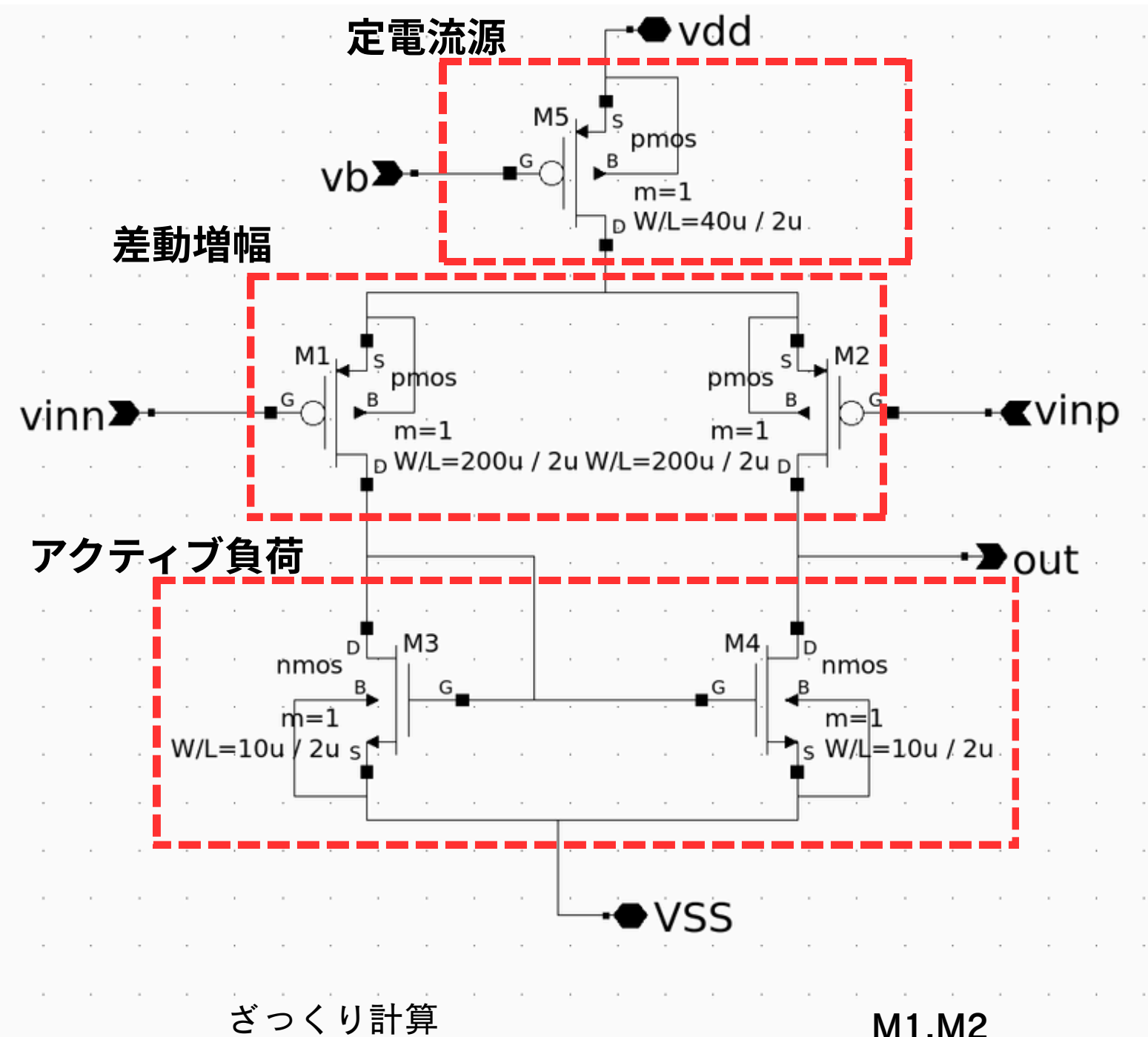
pMOS



L=1u	nMOS	pMOS	L=2u	nMOS	pMOS
Vth	836 mV	1300 mV	Vth	790 mV	1369 mV
Id	5.2 uA	1.8 uA	Id	4.0 uA	0.37uA
gm	67.4 uS	17.8 uS	gm	45.3 uS	3.9 uS
rds(1/gds)	22.4 MΩ	28.7 MΩ	rds(1/gds)	63.4 MΩ	251 MΩ
gm*rds	1507 (~63 dB)	511 (~54 dB)	gm*rds	2875 (~69 dB)	986 (~60 dB)

- ・ L (チャンネル長) を長くしてrdsを稼ぐ
- ・ nMOSの方が10倍程度電流が流れやすい (移動度の違い)

作動増幅回路



ざっくり計算

M1, M2

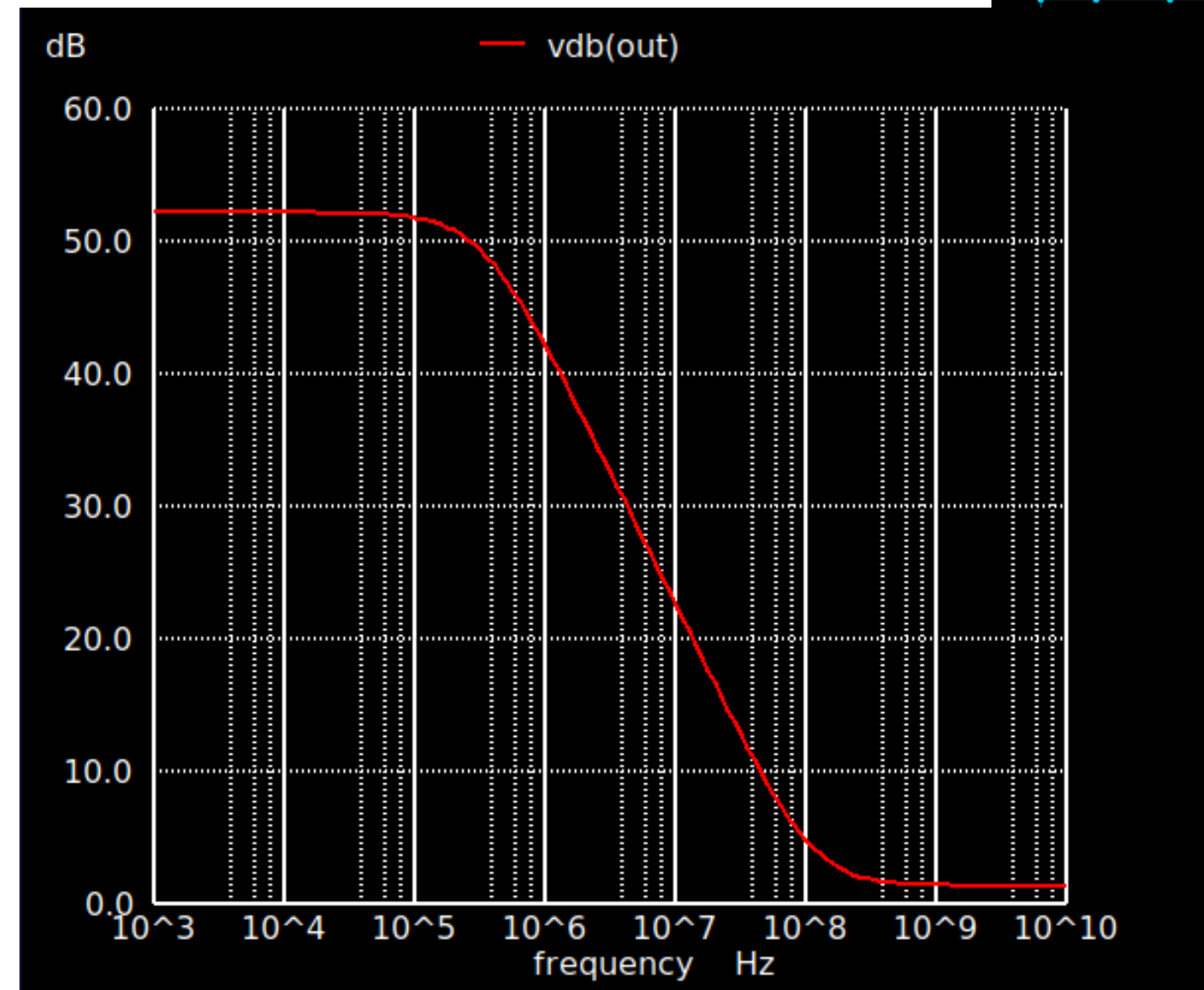
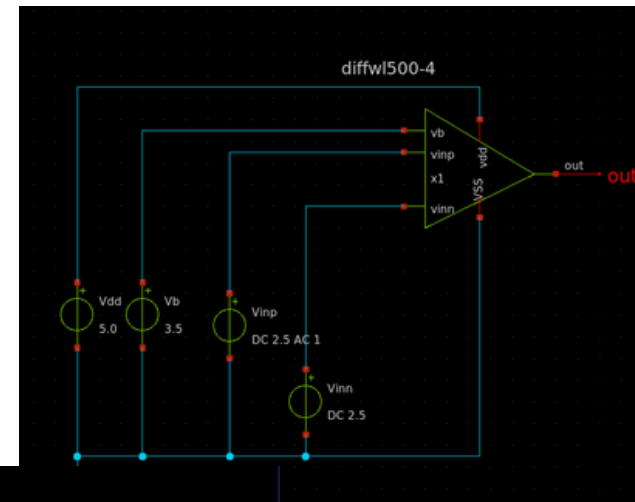
$$A_v \approx g_{m2}(r_{o2} \parallel r_{o4})$$

$$g_m \approx 3.9 \times 20 = 78 \mu S$$

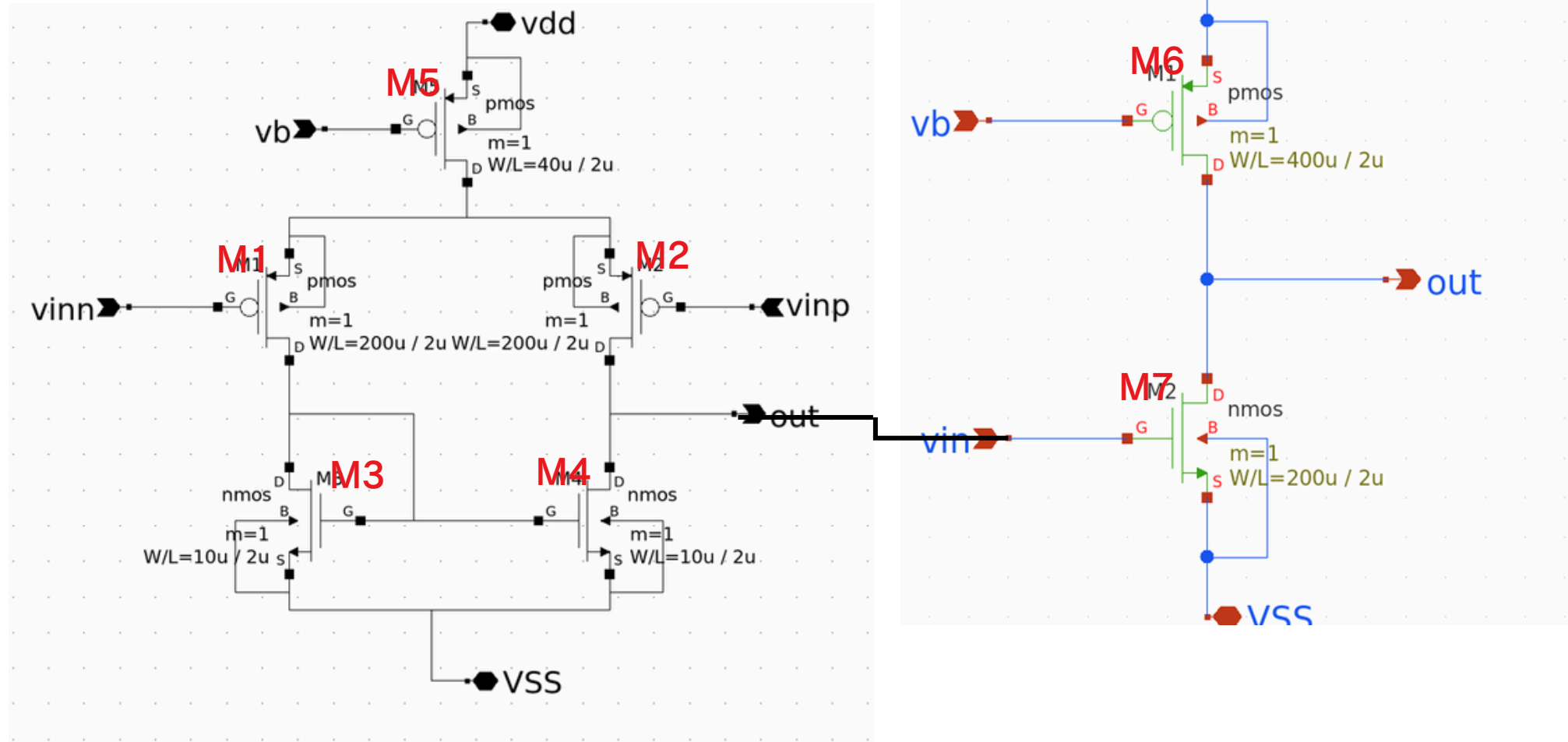
$$A_v \approx 78 \mu S \times 10.48 M\Omega$$

$$r_{ds} \approx \frac{251}{20} \approx 12.5 M\Omega$$

$$A_v \approx 817 \quad 20 \log_{10}(817) \approx 58.2d$$



ソース接地増幅段



- ・ システムティックオフセットの除去

V_{inp}=V_{inn} 出力電流0になるように $\frac{W_6}{W_7} = \frac{W_5}{2W_3}$

- ・ スルーレートの確保

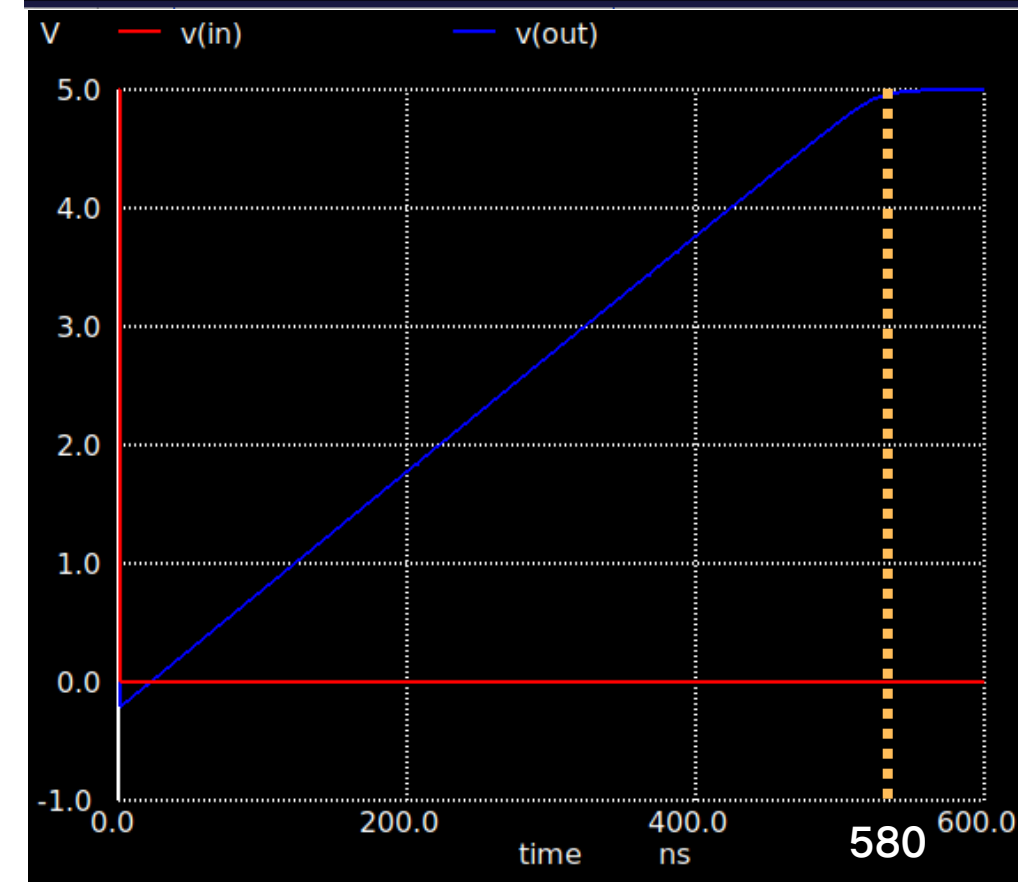
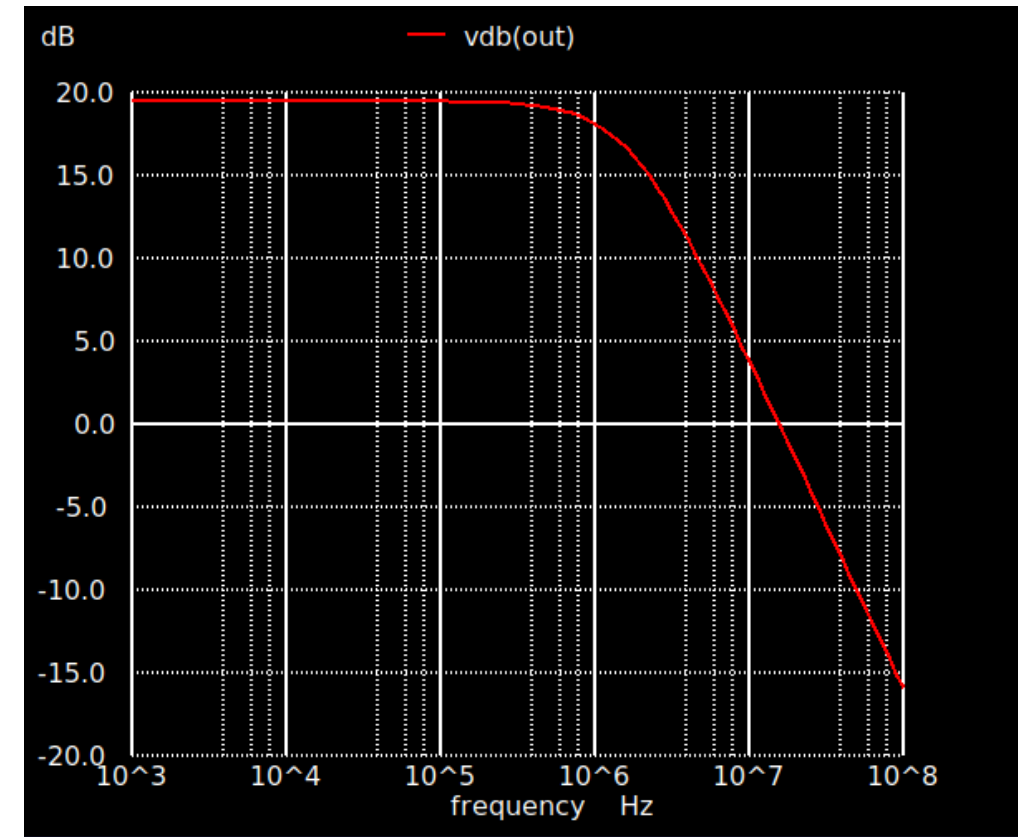
大きな電流を流す

$$SR = \frac{dV_{out}}{dt} \quad \frac{dV}{dt} = \frac{I}{C}$$

$$Q = CV$$

$$\frac{dQ}{dt} = C \frac{dV}{dt}$$

$$I = \frac{dQ}{dt}$$

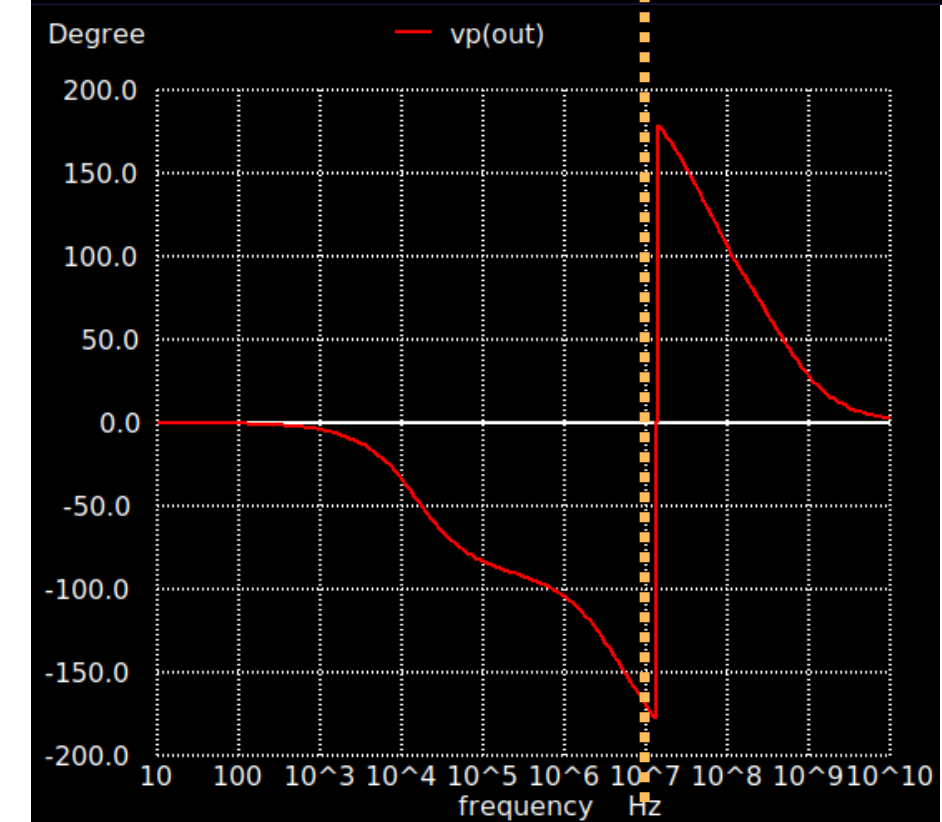
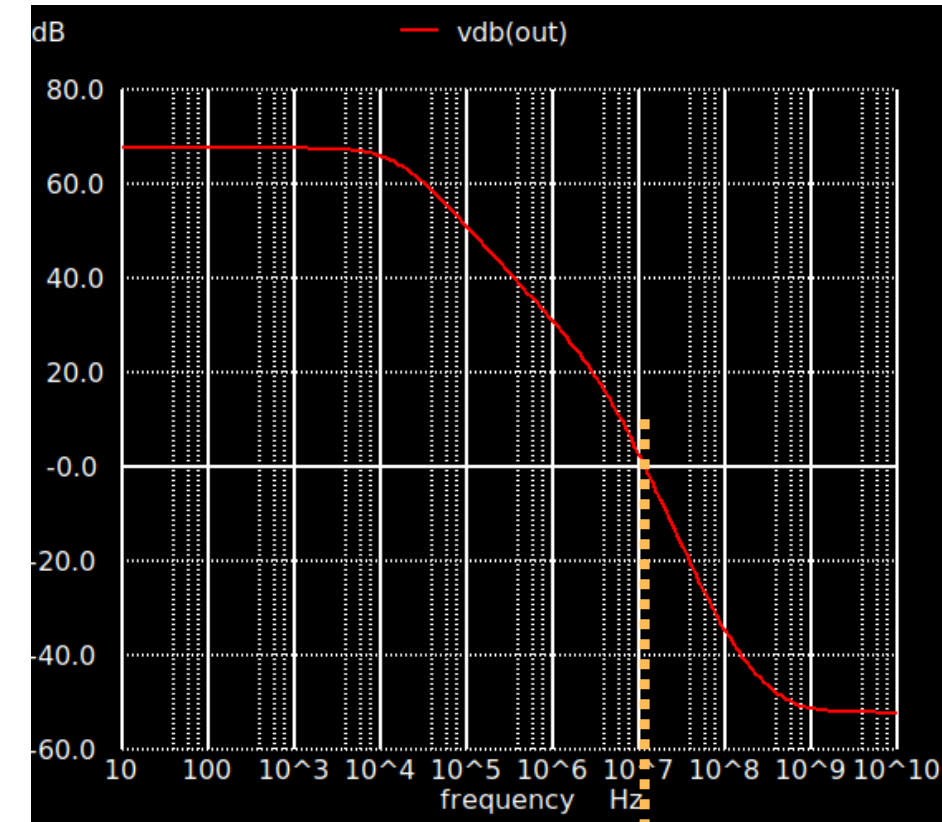
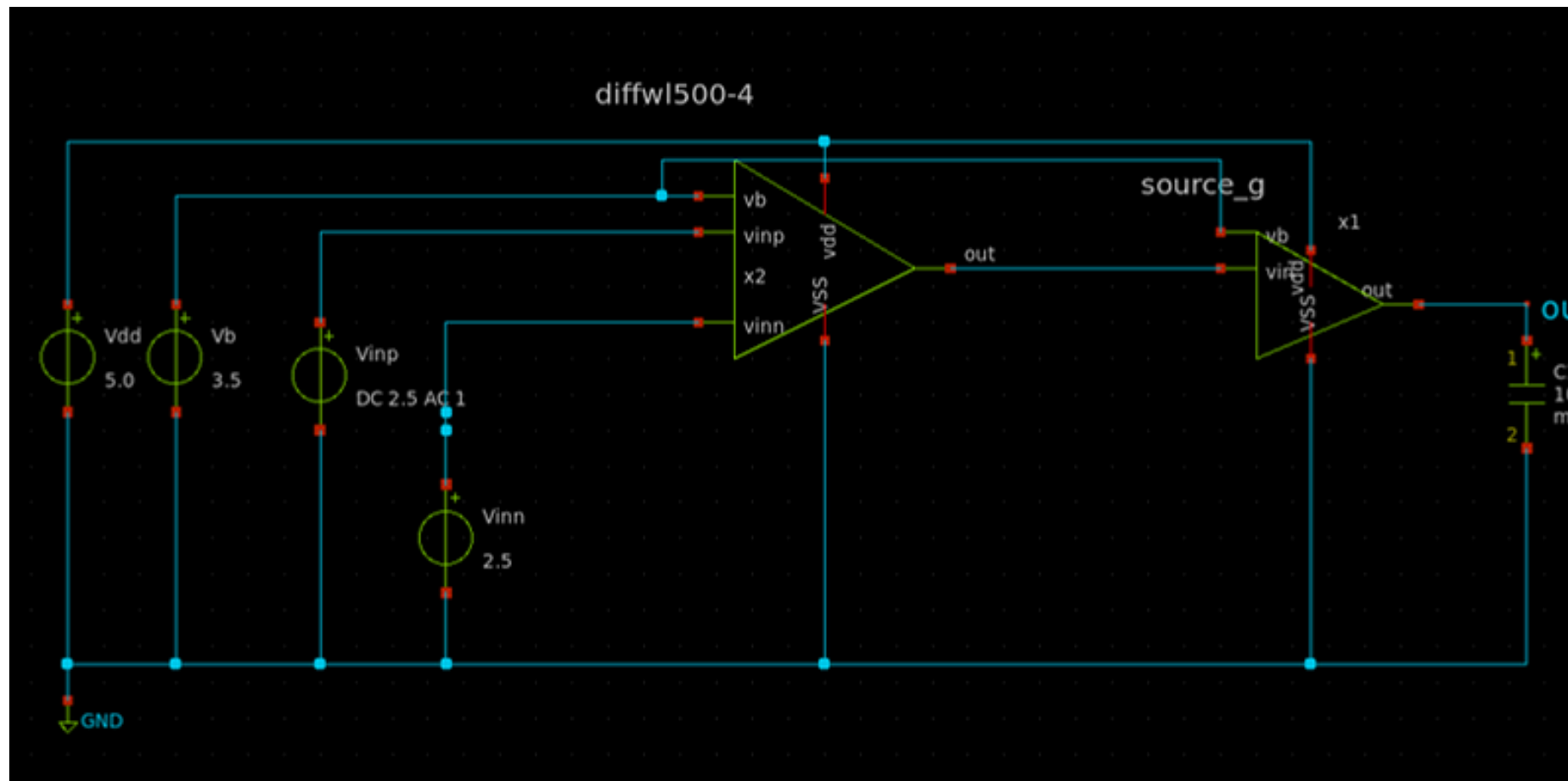


580ns → SR~8.6 V/us

$$f_{max} \approx \frac{SR}{2\pi V_{peak}}$$

$$f \approx \frac{8.6}{2\pi \times 5} \approx 0.27\text{MHz}$$

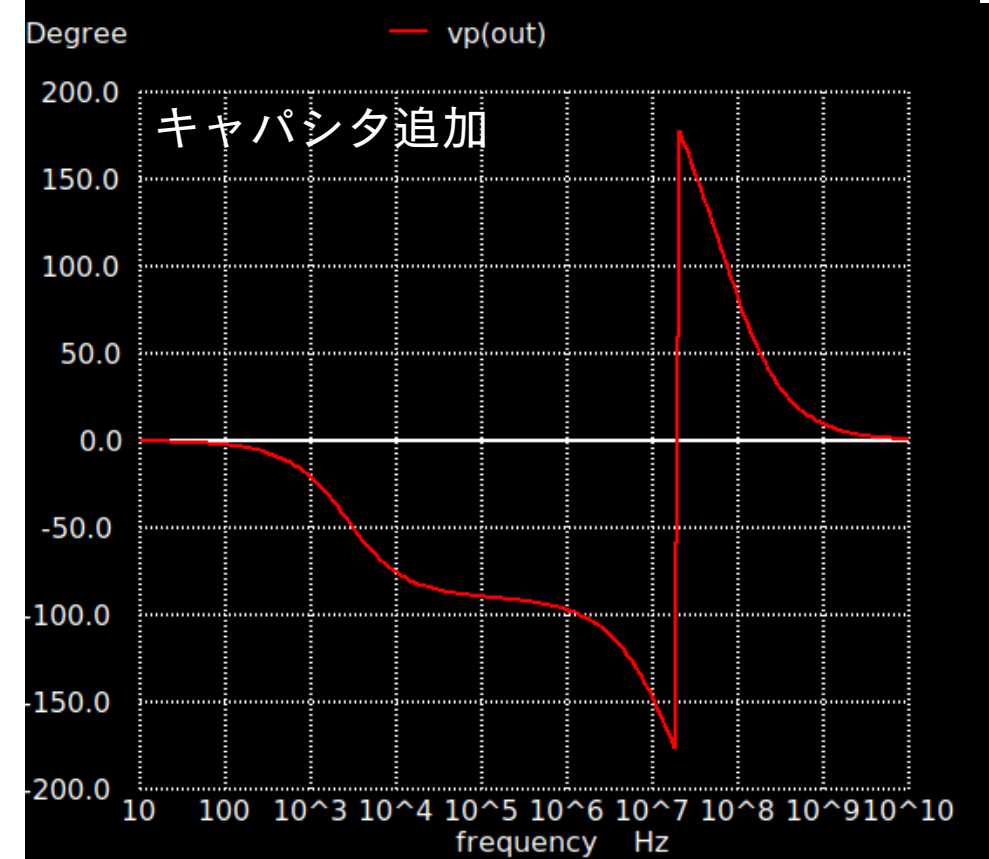
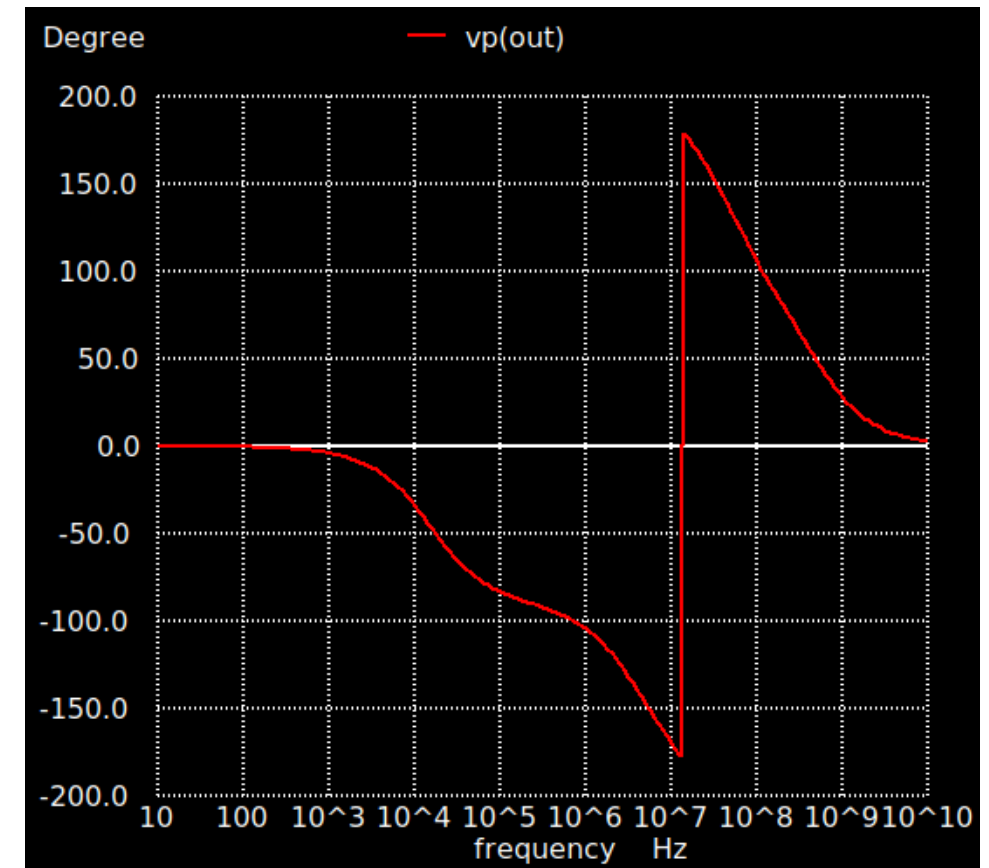
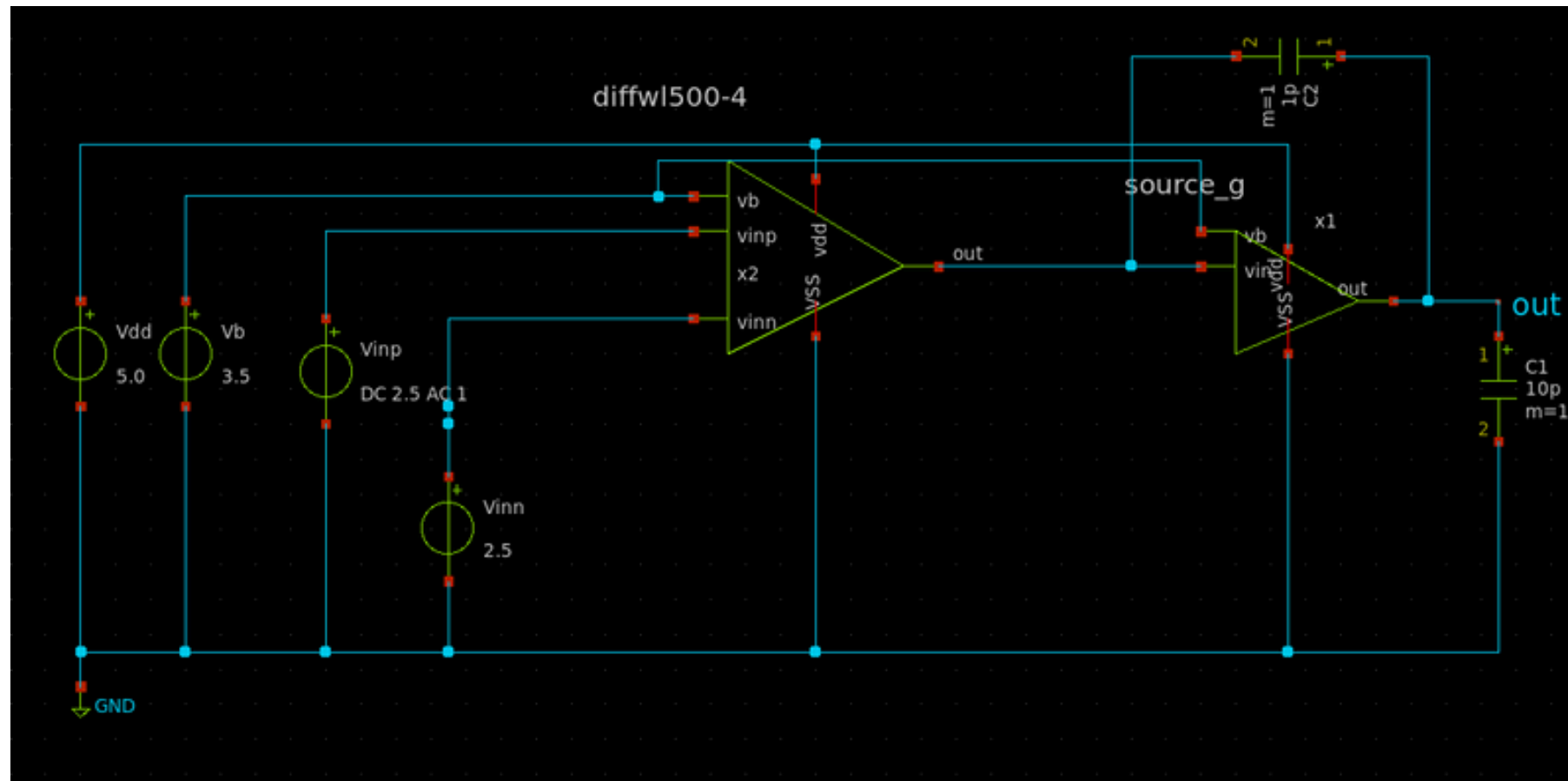
位相補償



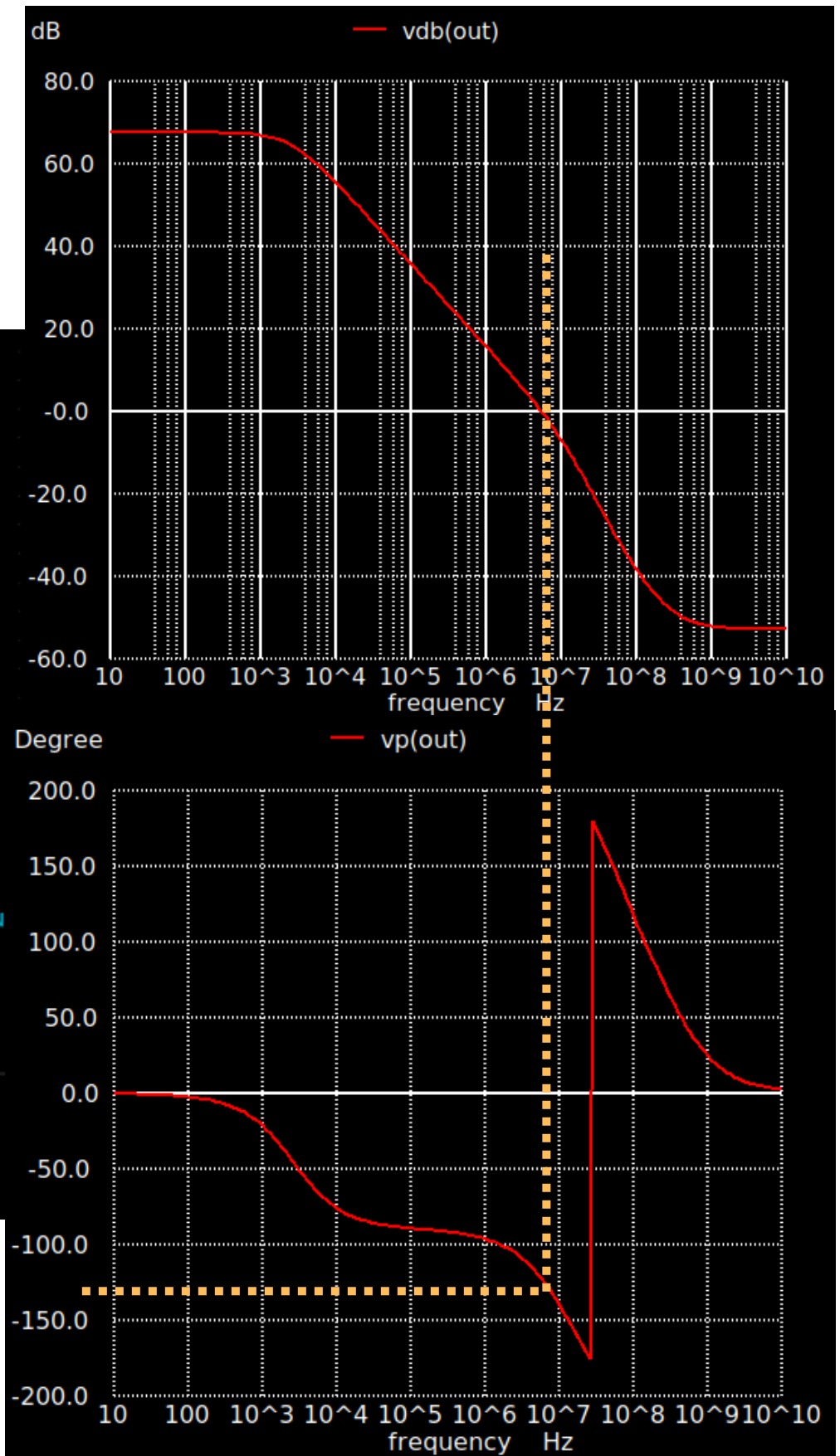
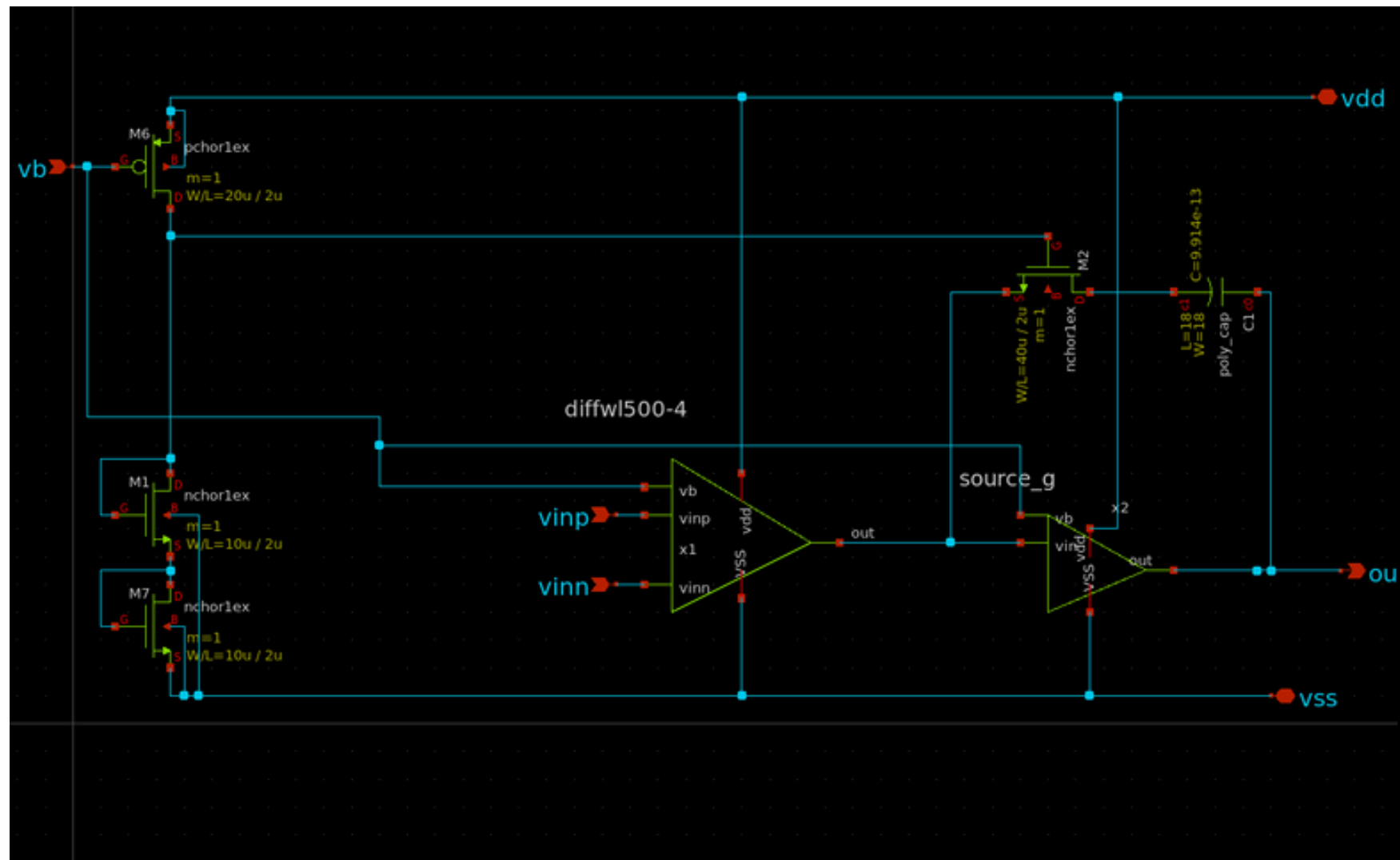
位相余裕が無いので対策が必要

- 位相補償容量 (pole-splitting)
- 補償抵抗(バイアスレプリカ)

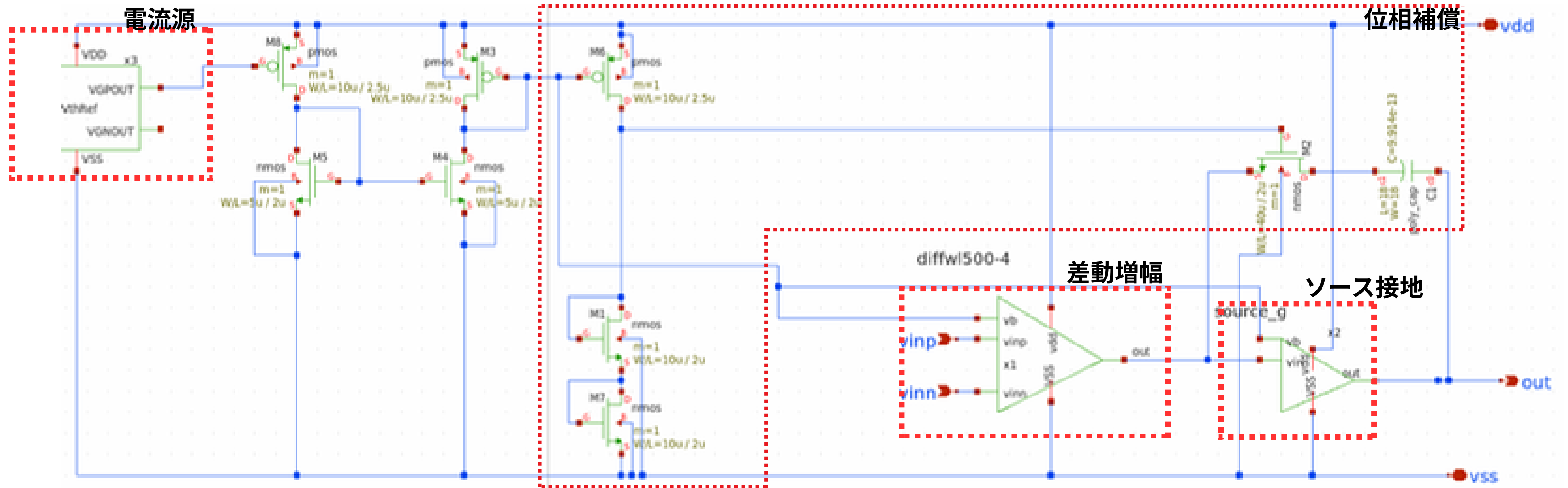
位相補償



位相補償

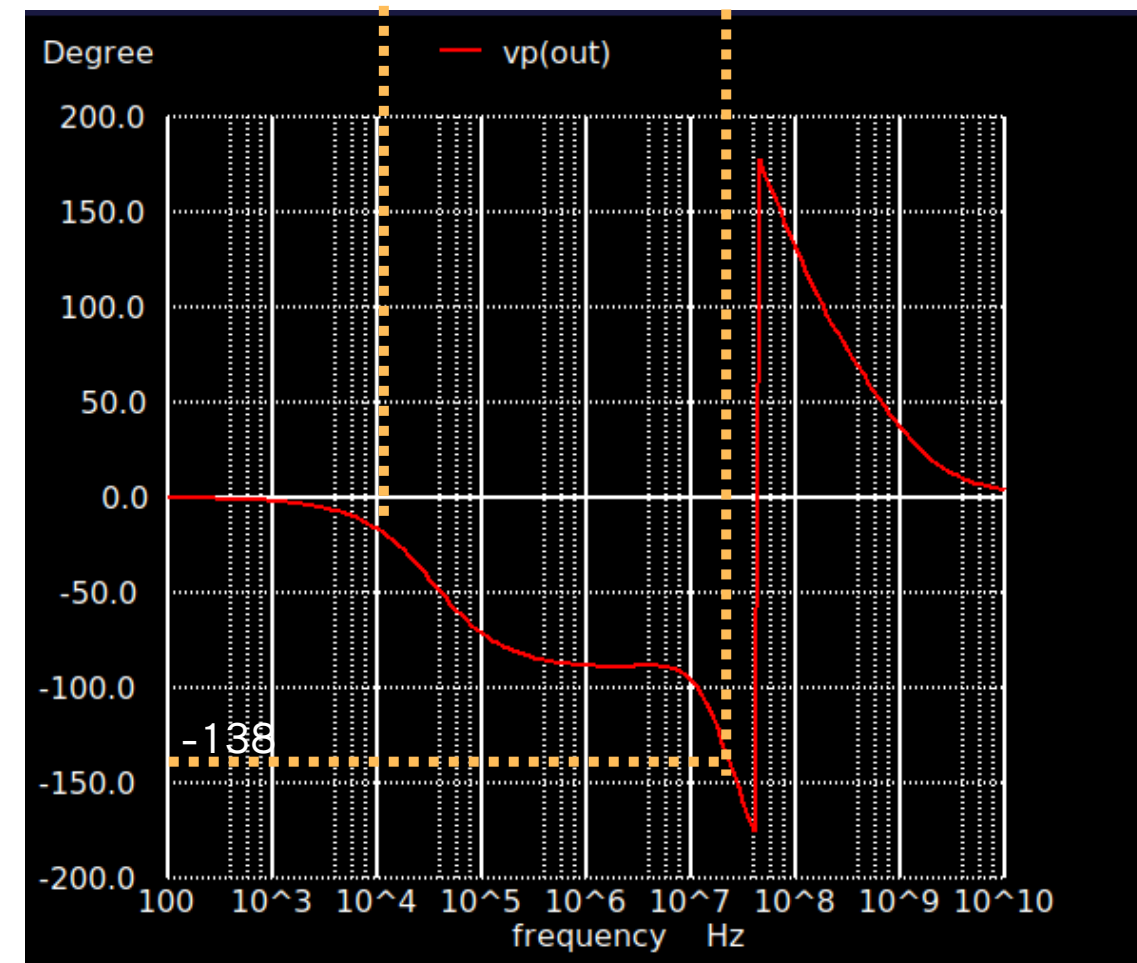
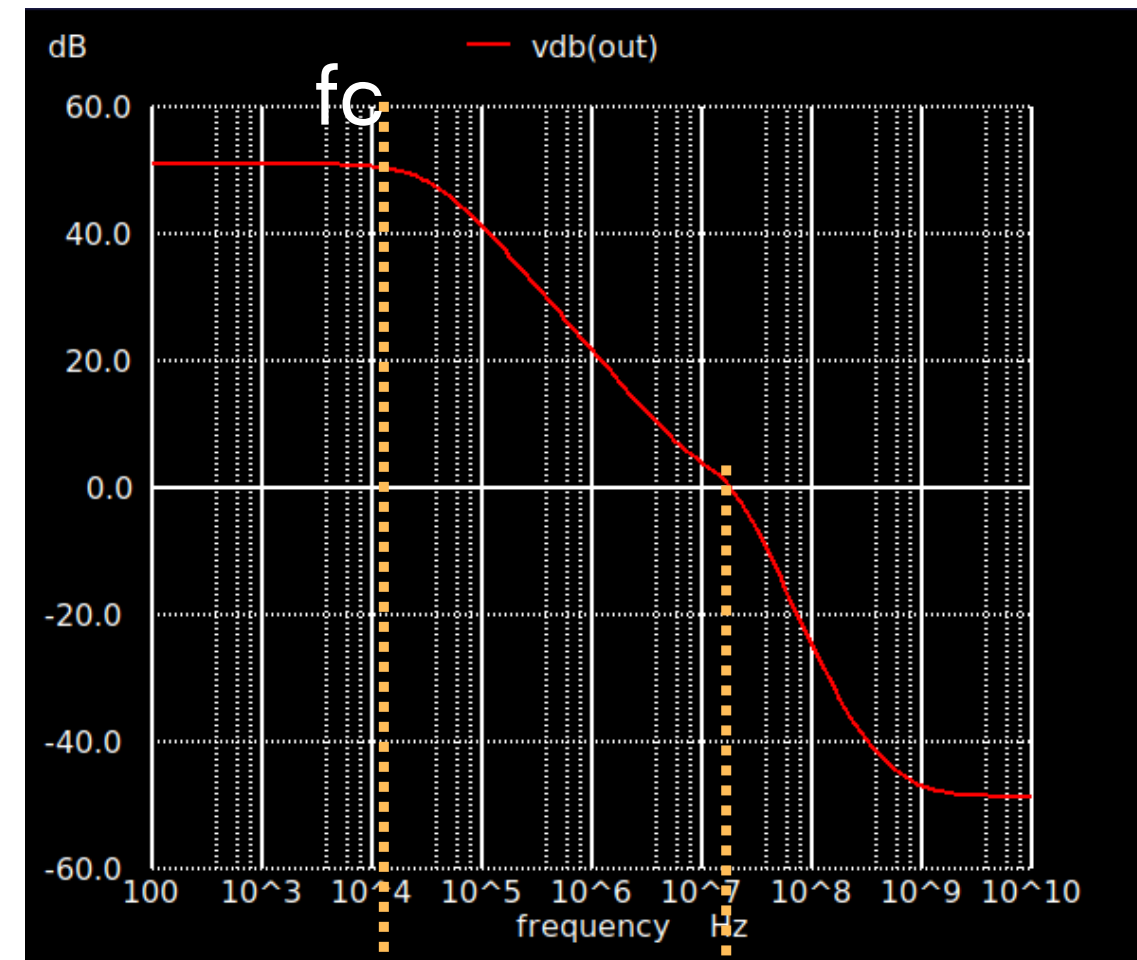
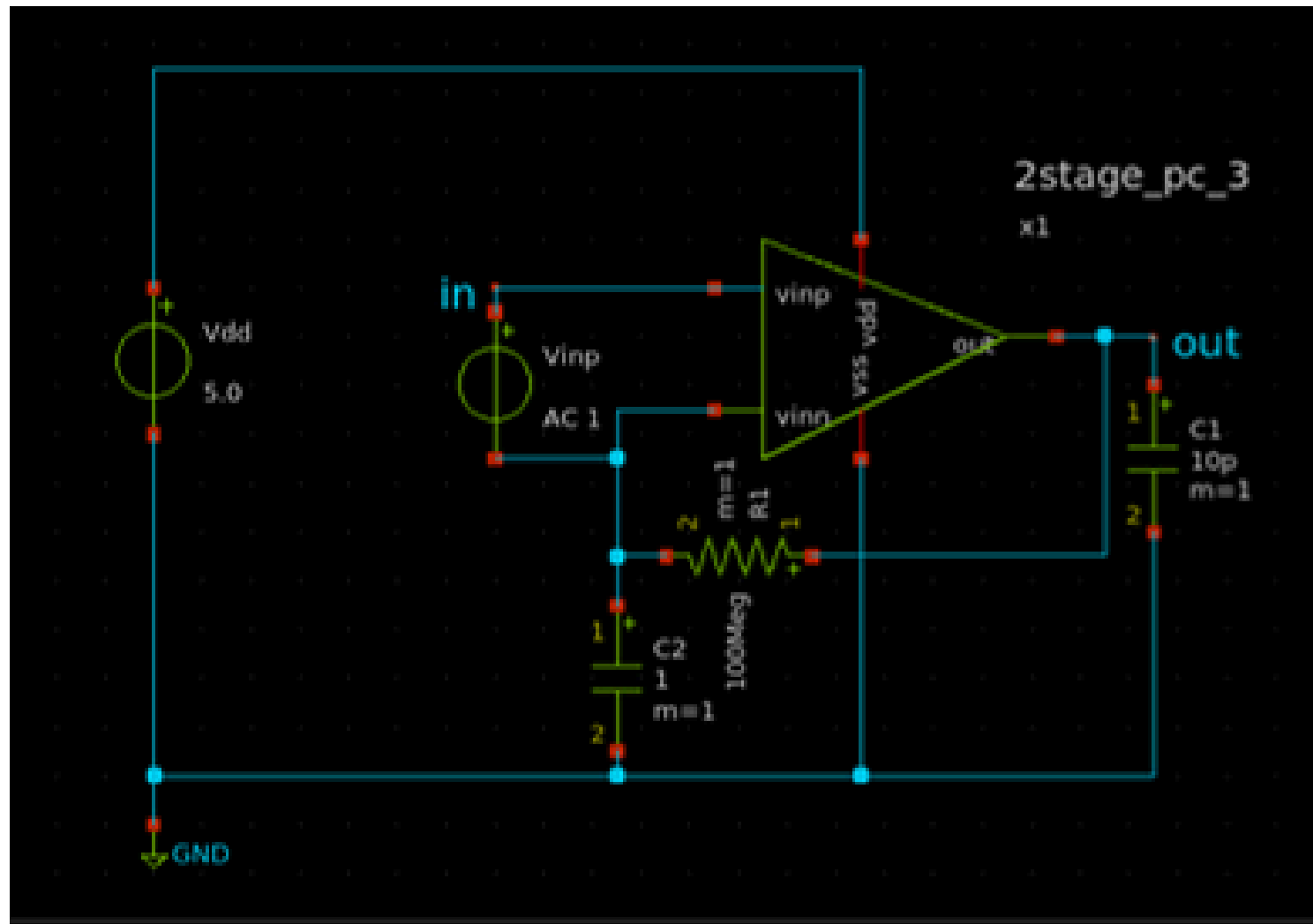


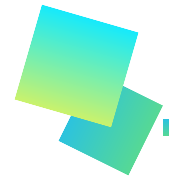
オペアンプ全体構成



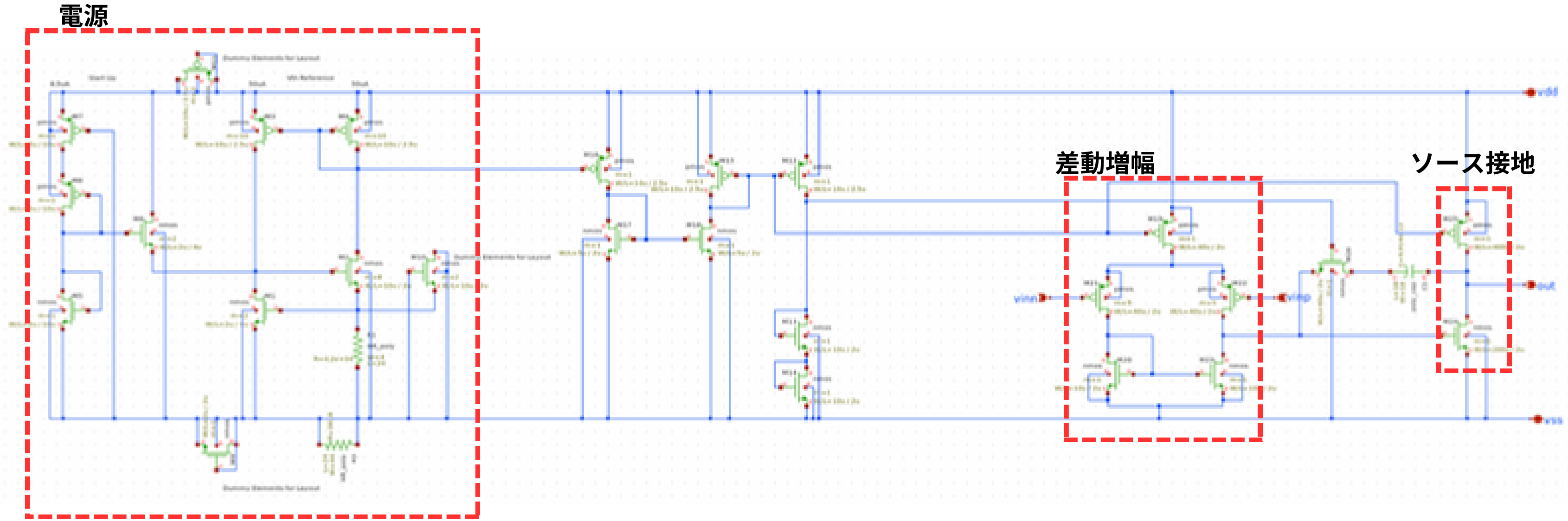
オペアンプ全体 特性評価

シミュレーション回路

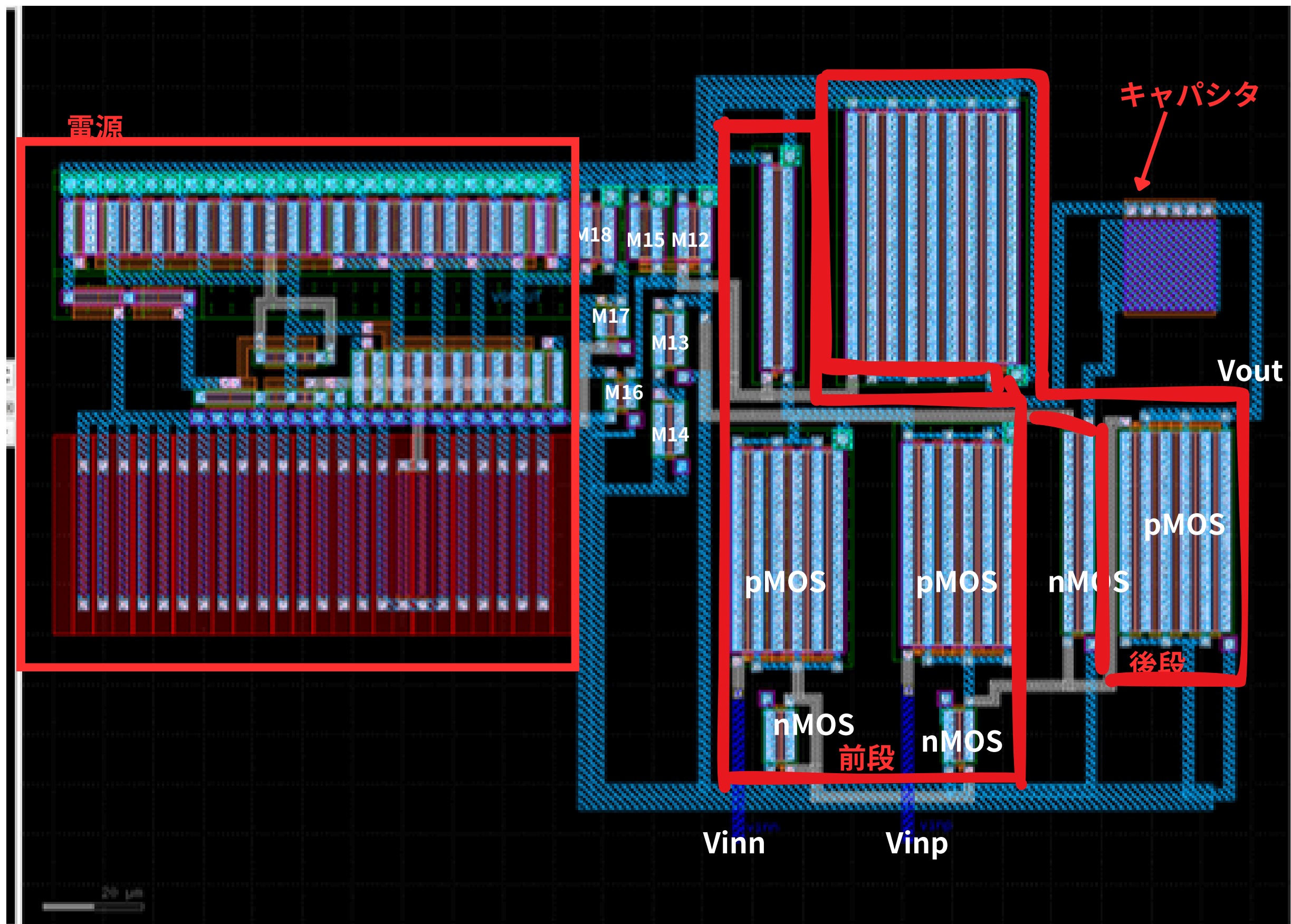




回路を書き下すと



レイアウト



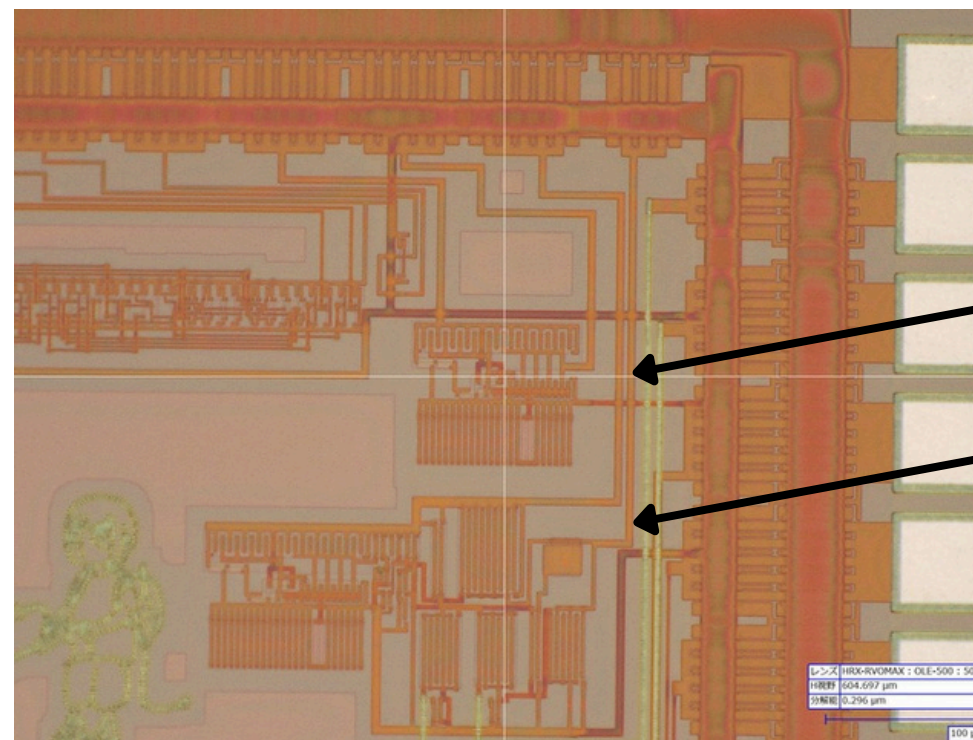
schematic to place
レイアウト

デバイスの写真

チップ

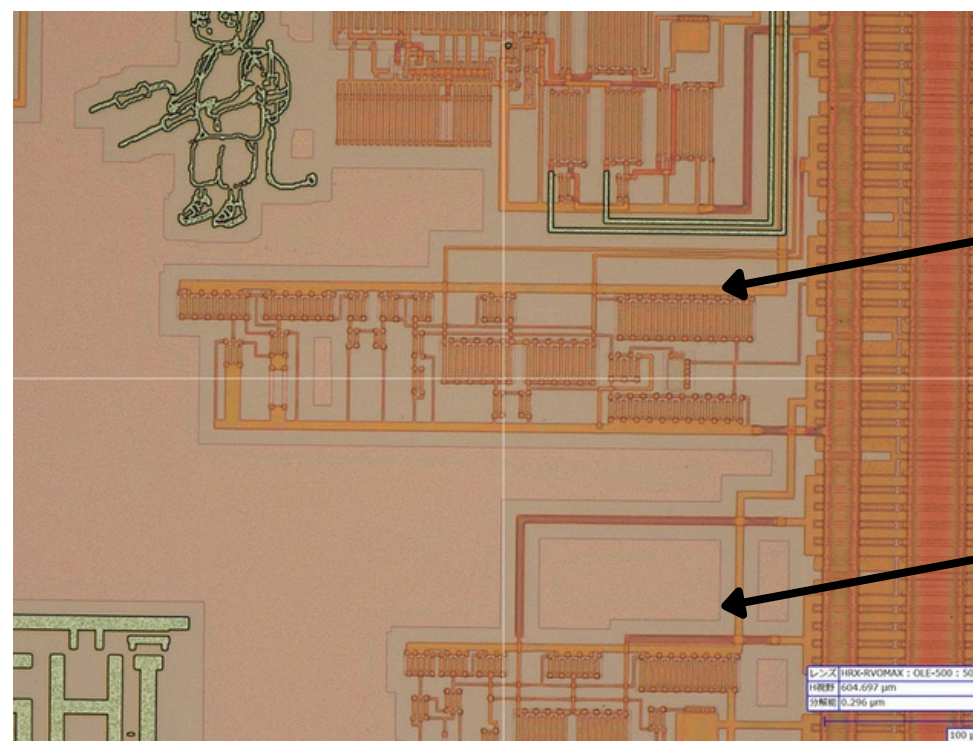
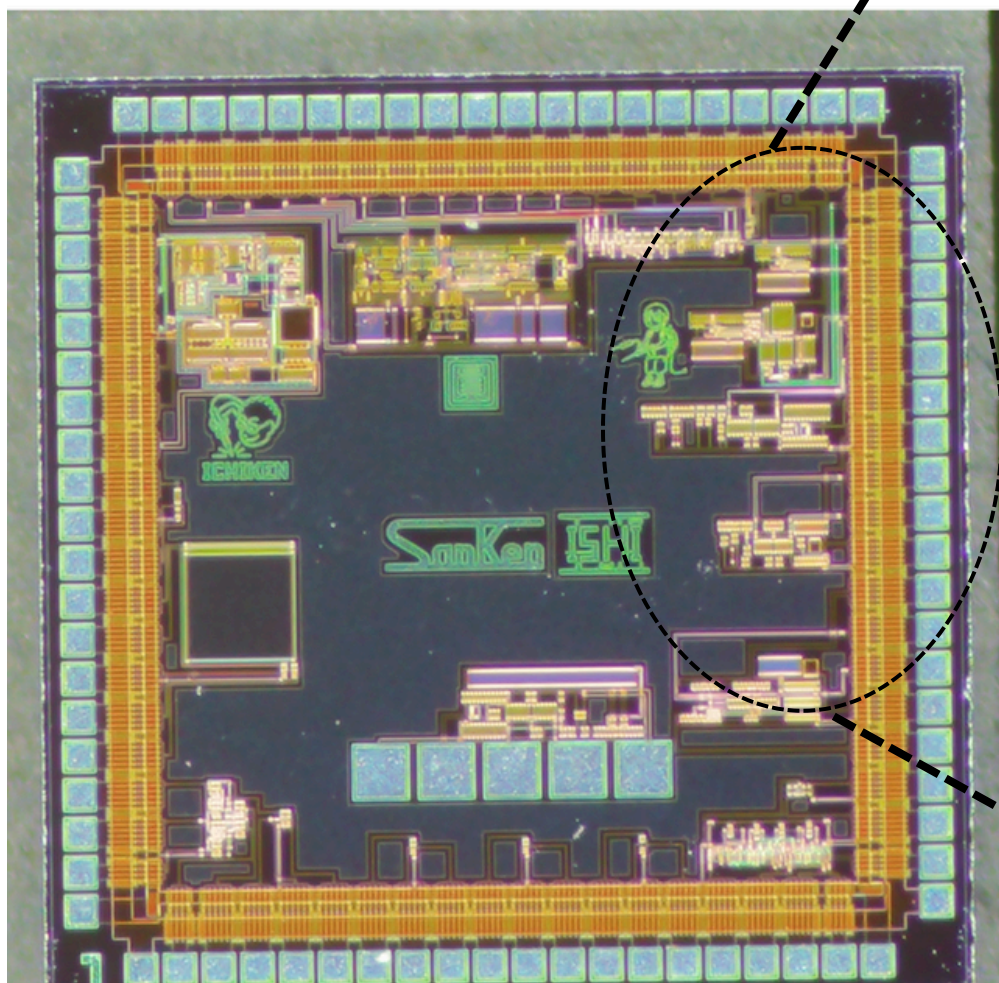


チーム アンドゥー



Maehashiさん

Xian DIY



Foorestさん

アンドゥー
(dokunira)さん

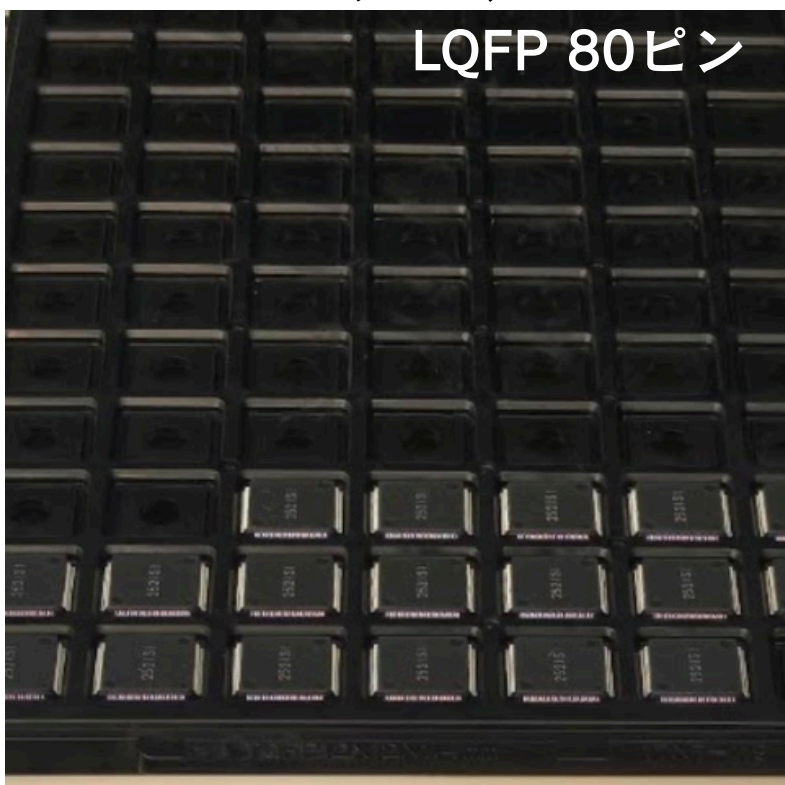
ICHIKENさん提供

https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenMPW_PTC06-2/tree/main/chip_photo/ICHIKEN_presents

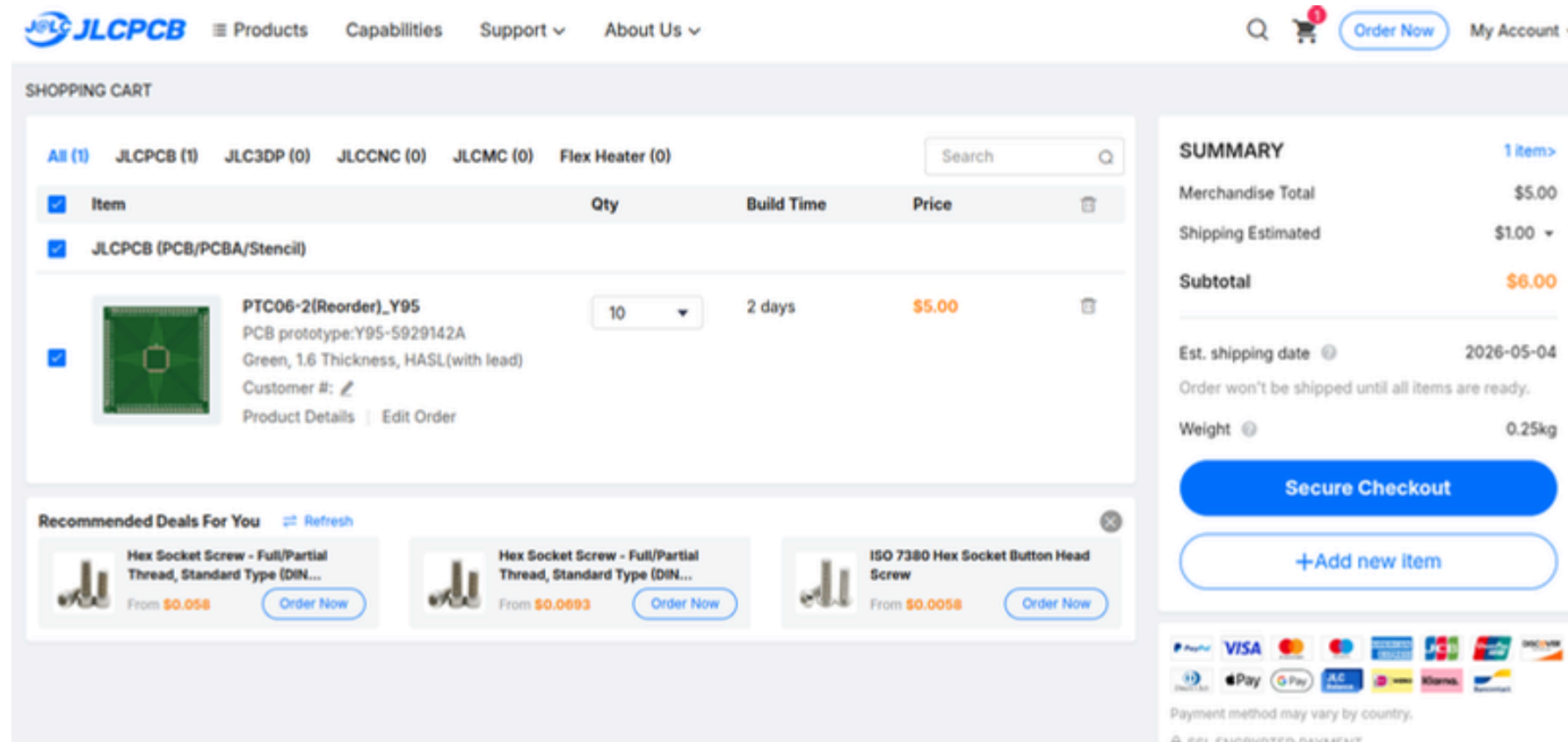
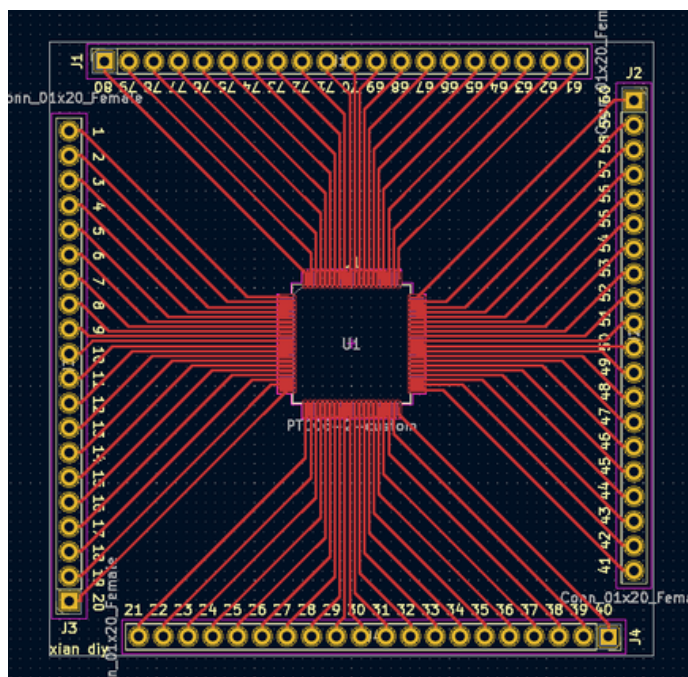
測定準備

パッケージ

LQFP 80ピン



レイアウト



<https://jlcpcb.com>

【提供環境】プラットフォーム

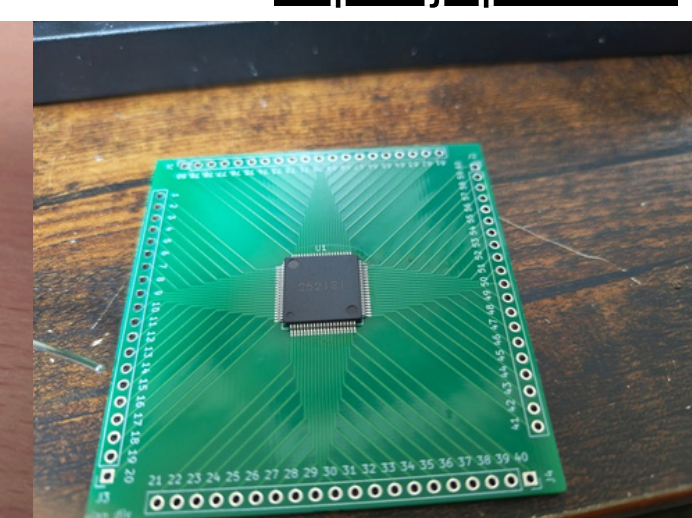
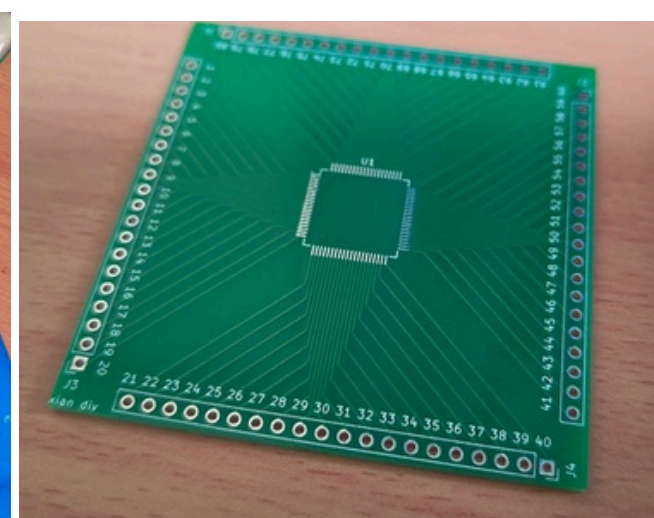


チップサイズ 3.6×3.6 (mm)
LQFP 80pin対応モデル
80PAD (座標固定)



チップサイズ 1.8×1.8 (mm)
LQFP 80pin対応モデル
80PAD (座標固定)

<https://phenitec.co.jp/kanni/wp-content/uploads/2025/02/2025%E5%B9%B4%E5%BA%A6%E7%89%88%E3%83%95%E3%82%A7%E3%83%8B%E3%83%86%E3%83%83%E3%82%AF%E3%82%BB%E3%83%9F%E3%82%B3%E3%83%B3%E3%83%80%E3%82%AF%E3%82%BF%E3%83%BC%E3%88%B1%E3%82%B7%E3%83%A3%E3%83%88%E3%83%AB%E4%BE%BF%E3%81%AF%E3%81%94%E6%A1%88%E5%86%85.pdf>



変換基板は余っているので欲しい方に差し上げます

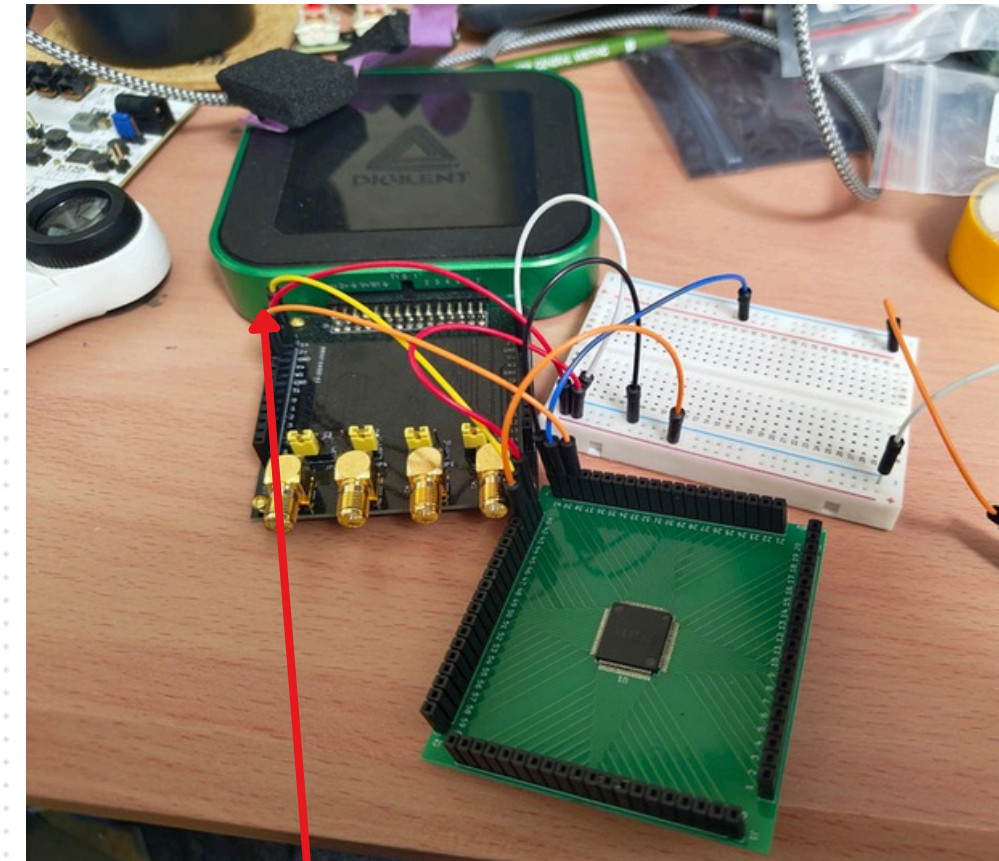
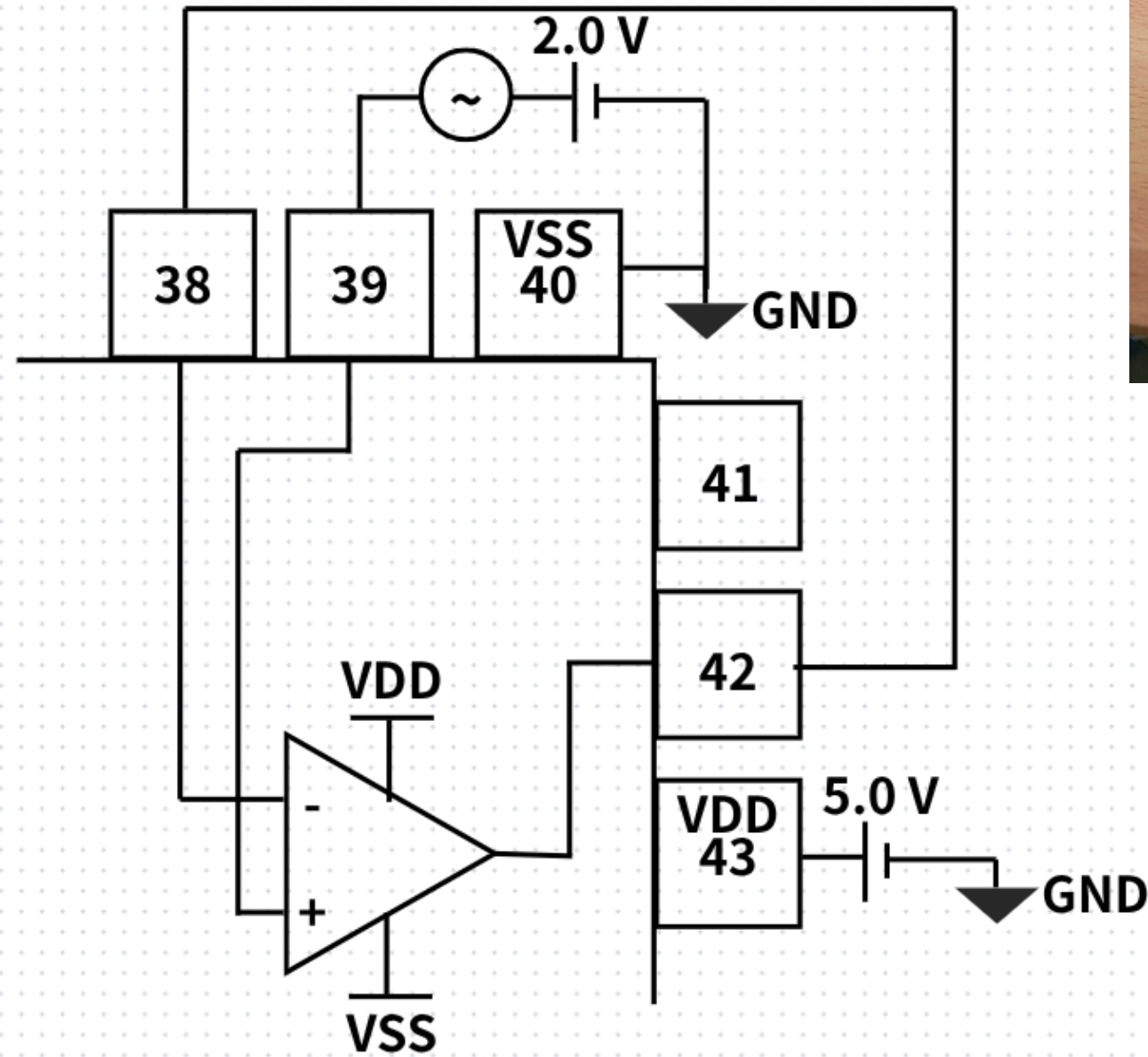
測定回路

ピン配置表

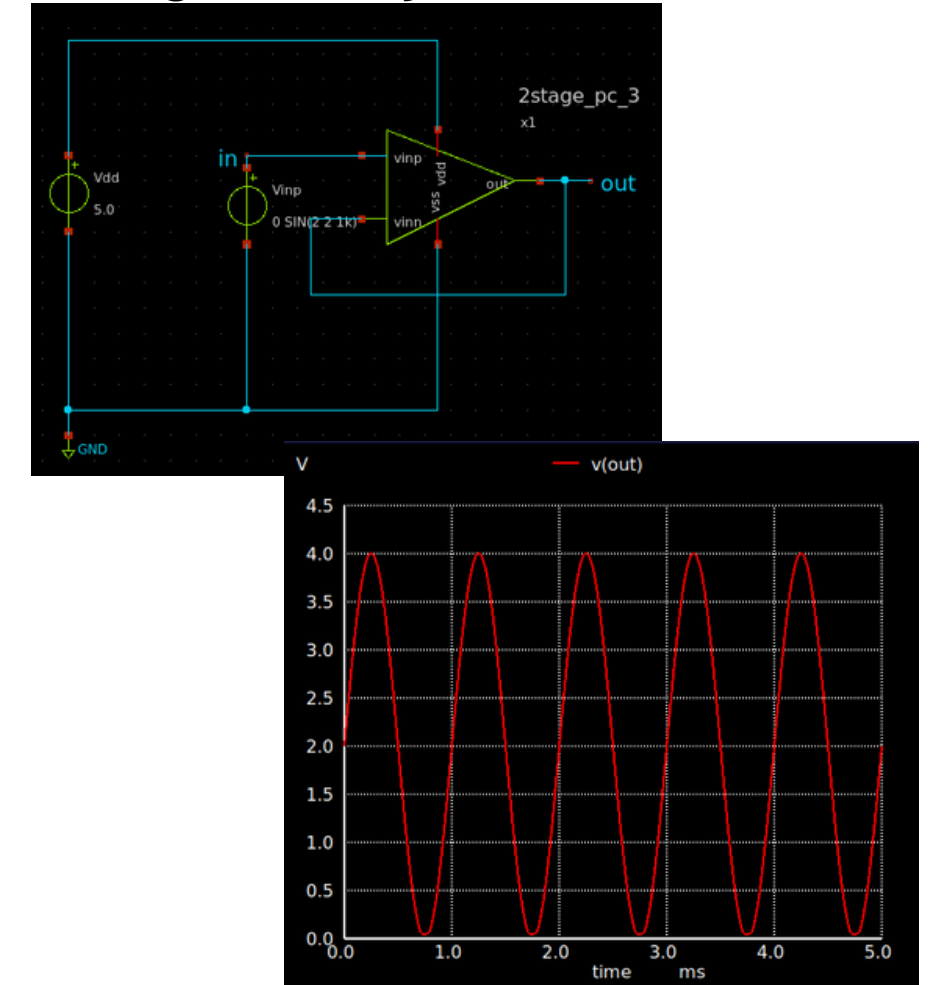
30	dokunira	OUT	OPAMP_OUT	
31	dokunira	IN	OPAMP_INP	
32	dokunira	IN	OPAMP_INN	
33	dokunira	IN	OPAMP_VDD	
34	Forest	OUT	OPAMP_OUT	
35	Forest	IN	OPAMP_INP	
36	Forest	IN	OPAMP_INN	
37	Forest	IN	OPAMP_VDD	
38	XianDIY	IN	OPAMP_INN	
39	XianDIY	IN	OPAMP_INP	
40	ESD		VSS	全回路共通
41	ESD		VDD	
42	XianDIY	OUT	OPAMP_OUT	
43	XianDIY	IN	OPAMP_VDD	
44	Maehashi	OUT	CS_ib	
45	Maehashi	IN	CS_VDD	
46	Yamazaki	IN	INV_A	
47	Yamazaki	OUT	INV_Q	
48	Yamazaki	IN	共通VDD	INV,ALU共通

https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenMPW_PTC06-2/blob/main/docs/pin_list.pdf

ユニティ・ゲイン・バッファ

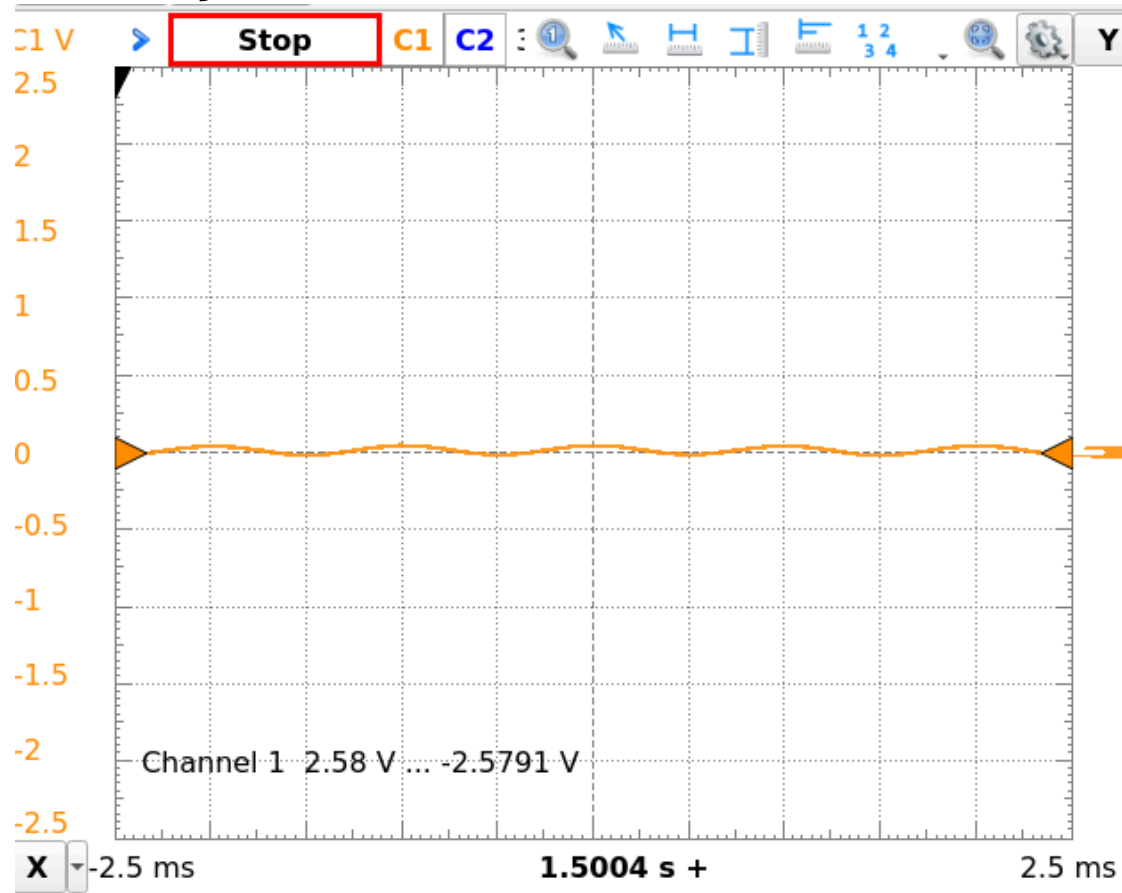


Analog Discovery3

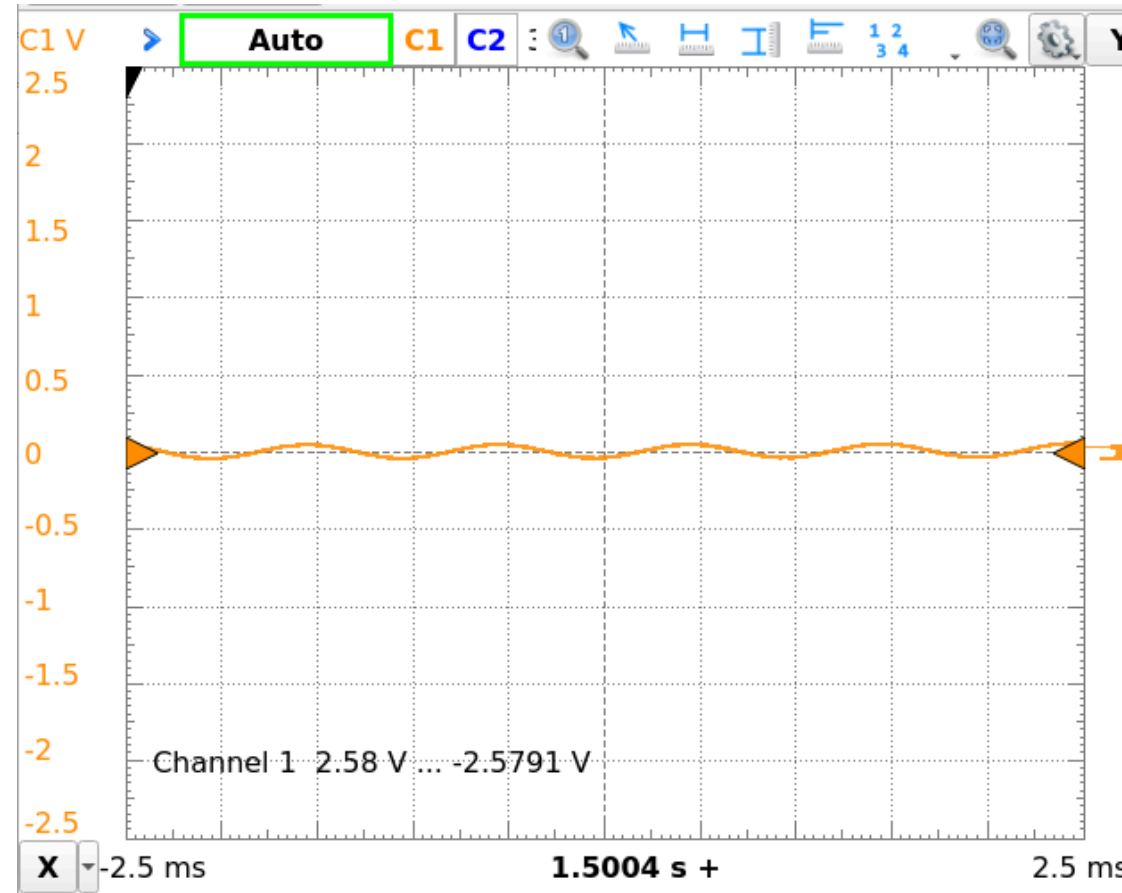


測定結果

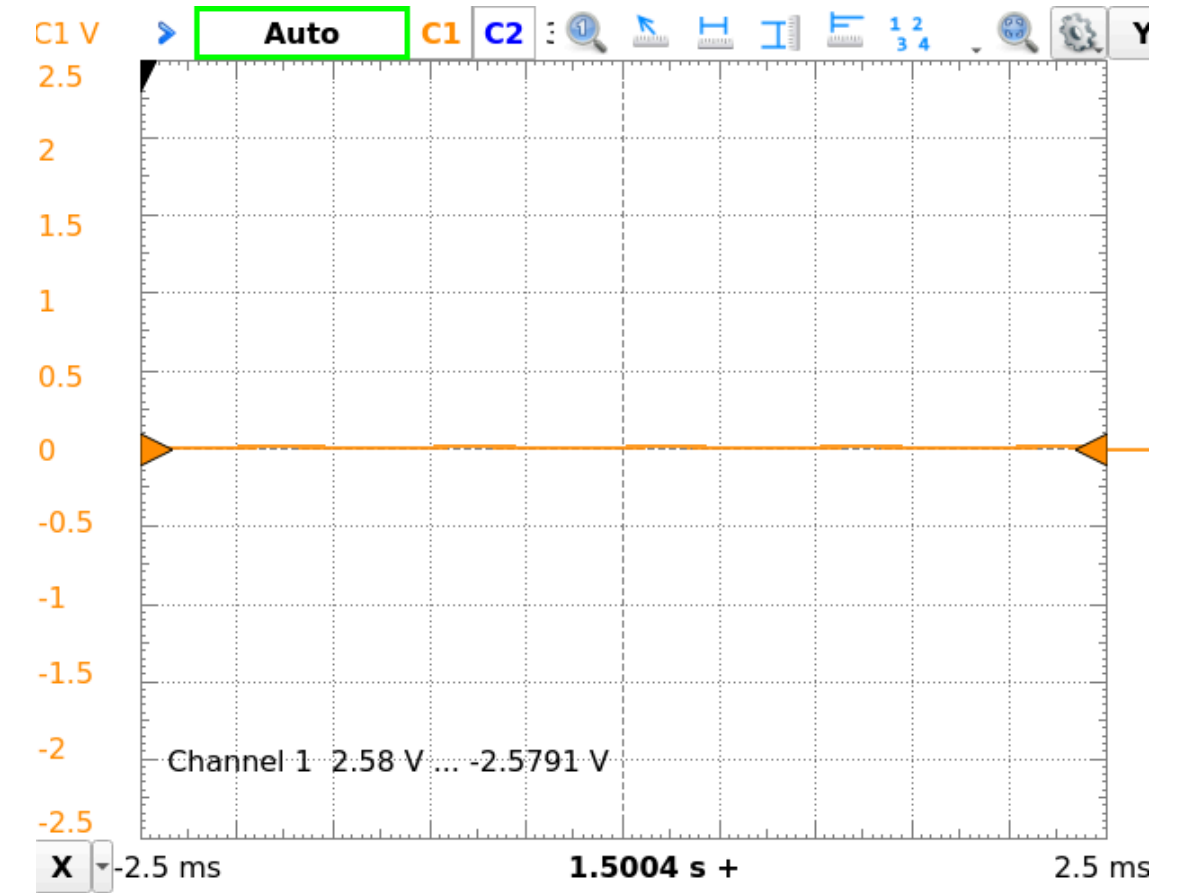
xian diy



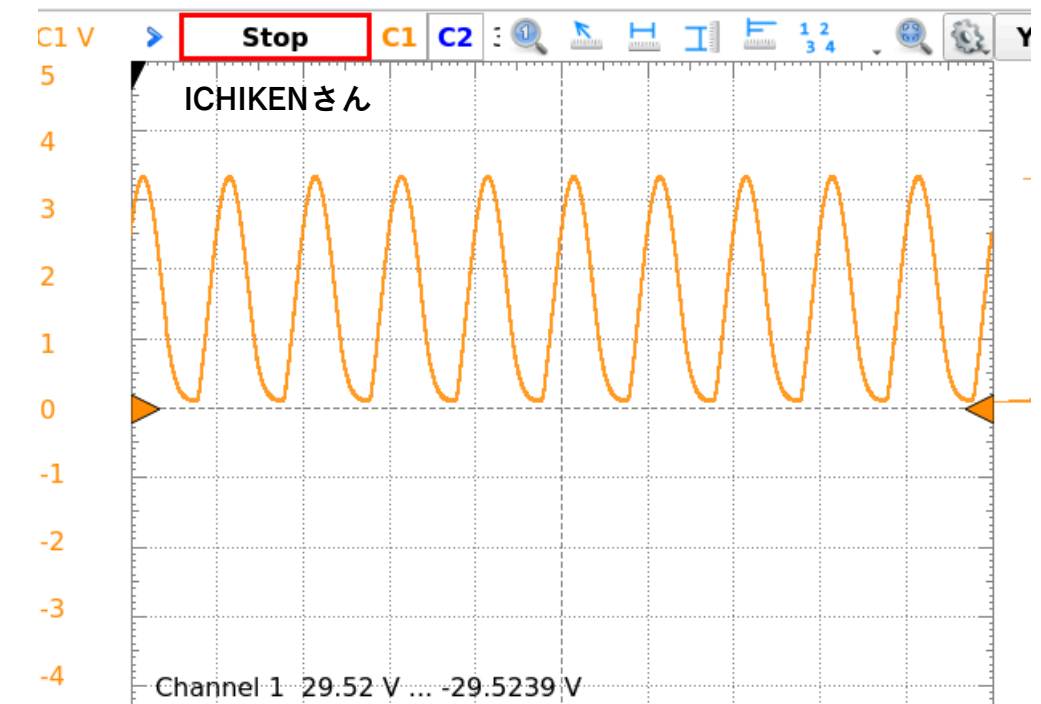
forest



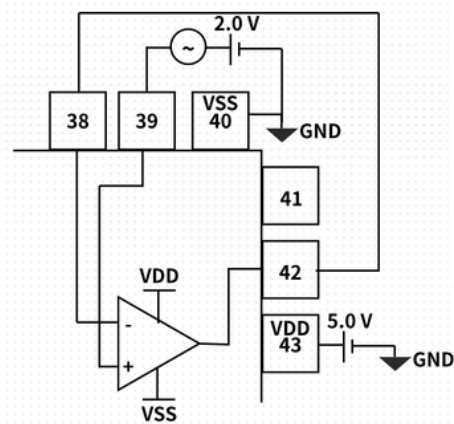
ando



無念…動作せず…



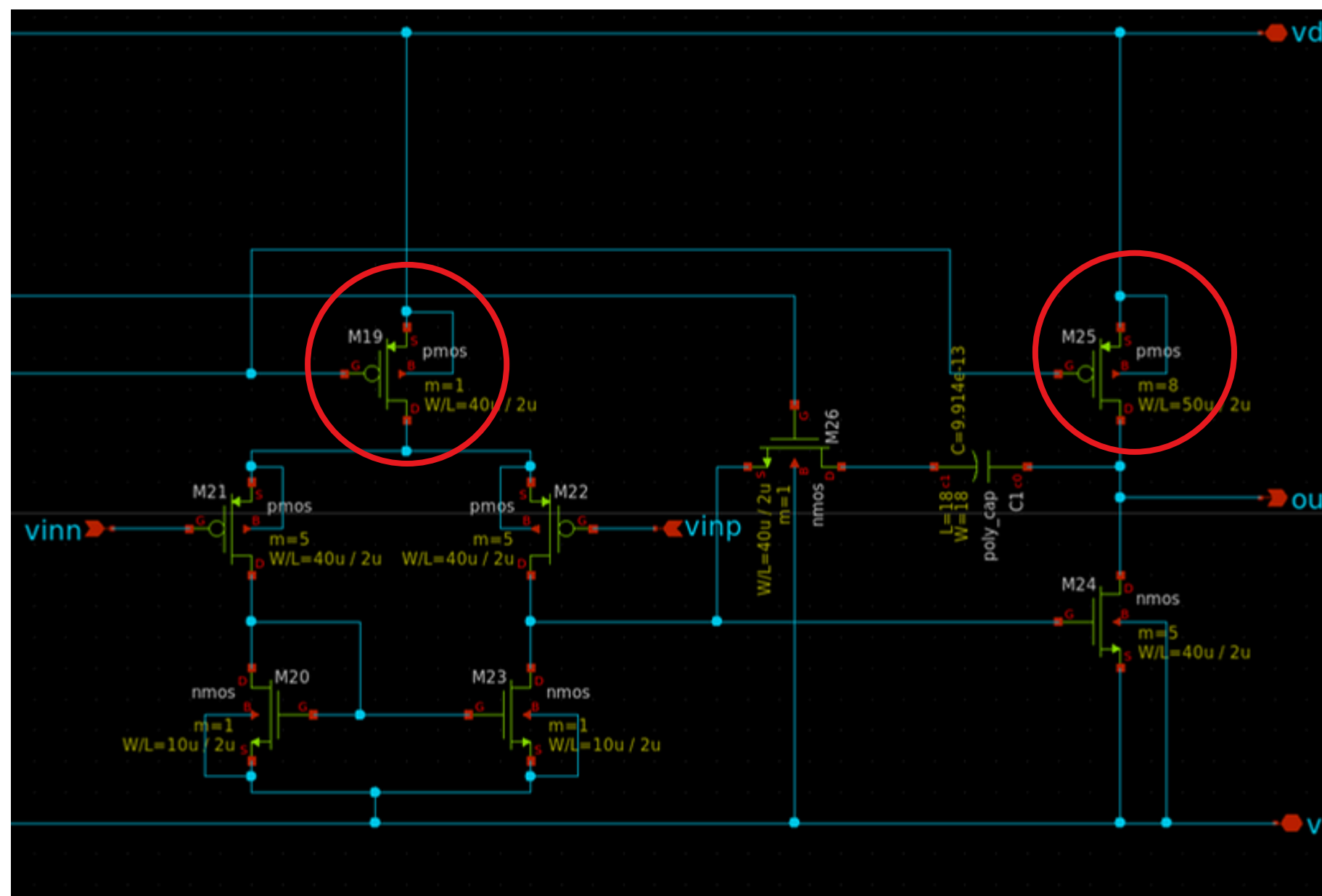
なぜ . . .



常にVoutは0V出力

➔ OPAMP内部のバイアスが立っていない？

M19,M25のゲート端子をPADに出しておけば良かったかもしれない . . .



ご清聴ありがとうございました

THANK YOU