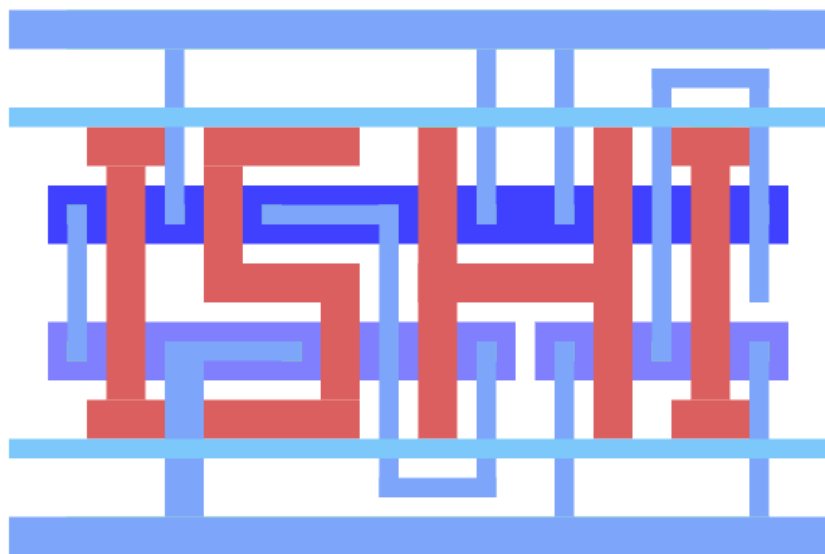


オープンソースシリコンのもたらした 変化とこれからの期待

土谷 亮
関西大学

自己紹介

ISHI会の名前を考えた人の一人
& ロゴ描いた人です



メイキング (note.com)



関西大学システム理工学部 教授

東京科学大学 新産業創成研究院 特任教授 (文科省半導体人材育成拠点事業)

IEEE SSCS TC-OSE (Technical Committee on Open Source Ecosystem)

振り返り

- 2020 SkyWater 130nm の PDK (sky130) がオープンソース化
- 2022 最初のOpenMPW
日本からテープアウト (OpenMPW2)
GF 180nm (gf180mcu) がオープンソース化
- 2023 **ISHI会設立**
OpenMPW-GF1
iHP 130nm BiCMOS (sg13g2) オープンソース化
SSCS TC-OSE設立
- 2024 OpenSUSI 設立
- 2025 **efabless 事業終了**
東海理化オープンソース化
- 2026 ← 今ここ

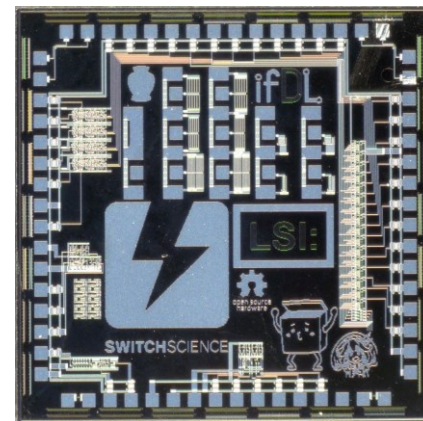
基盤

MakeLSI:



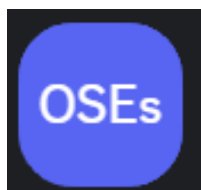
2015年に金沢大学の
秋田先生が立ち上げ

「ICの民主化」を掲げた
おそらく最初のプロジェクト



Chip photo (2015)

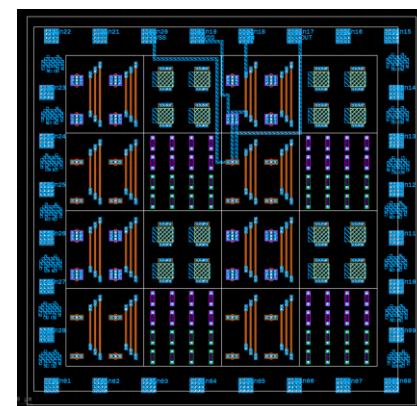
from <https://github.com/MakeLSI>



Open Source EDA supporters
アナジックス 森山さん

minimalFab にも期待

日本にはすでにかなりの基盤があった
というかISHI会はこの2つからのスピニアウトとも言える



minimalFabコンテスト

今日の話題

- 半導体・集積回路業界について
- オープンソースで何が変わったか
- これから期待したいこと

半導体・集積回路業界



nVIDIA 時価総額5兆ドルを突破 (史上最高額)



Samsung 営業利益6.8兆円 (前年比8.6倍)



Rapidus 政府支援・融資数兆円



jasm 熊本第2工場着工, 投資額2兆円

何やら景気がよい

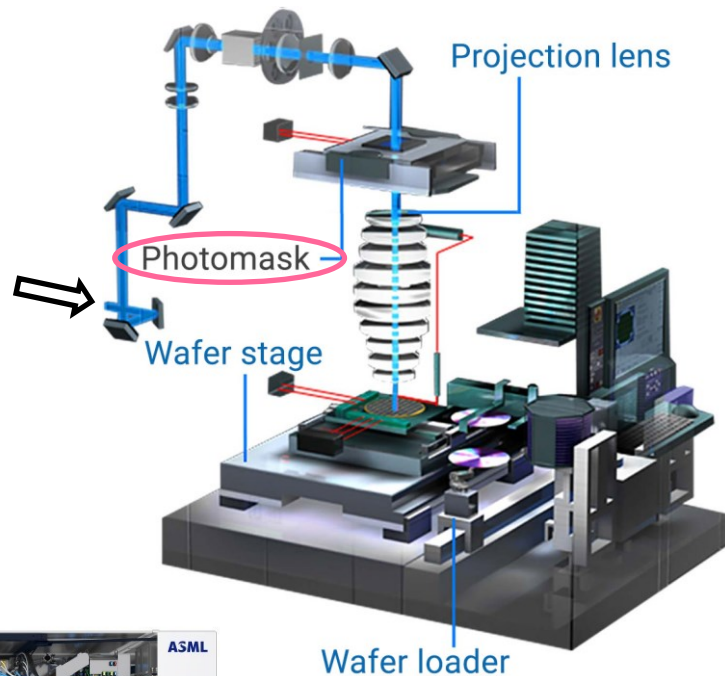
集積回路製造工程

フォトリソグラフィによりマスクパターンを転写して作る

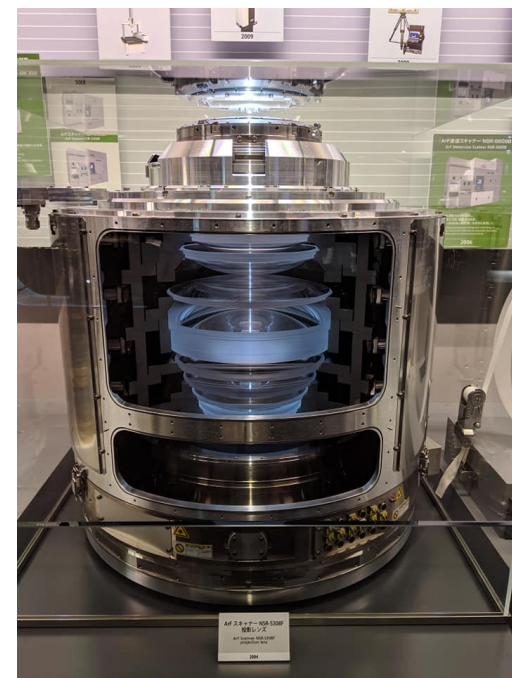
光源

ArF (193 nm)

EUV (13.5 nm)



Picture from Nikon



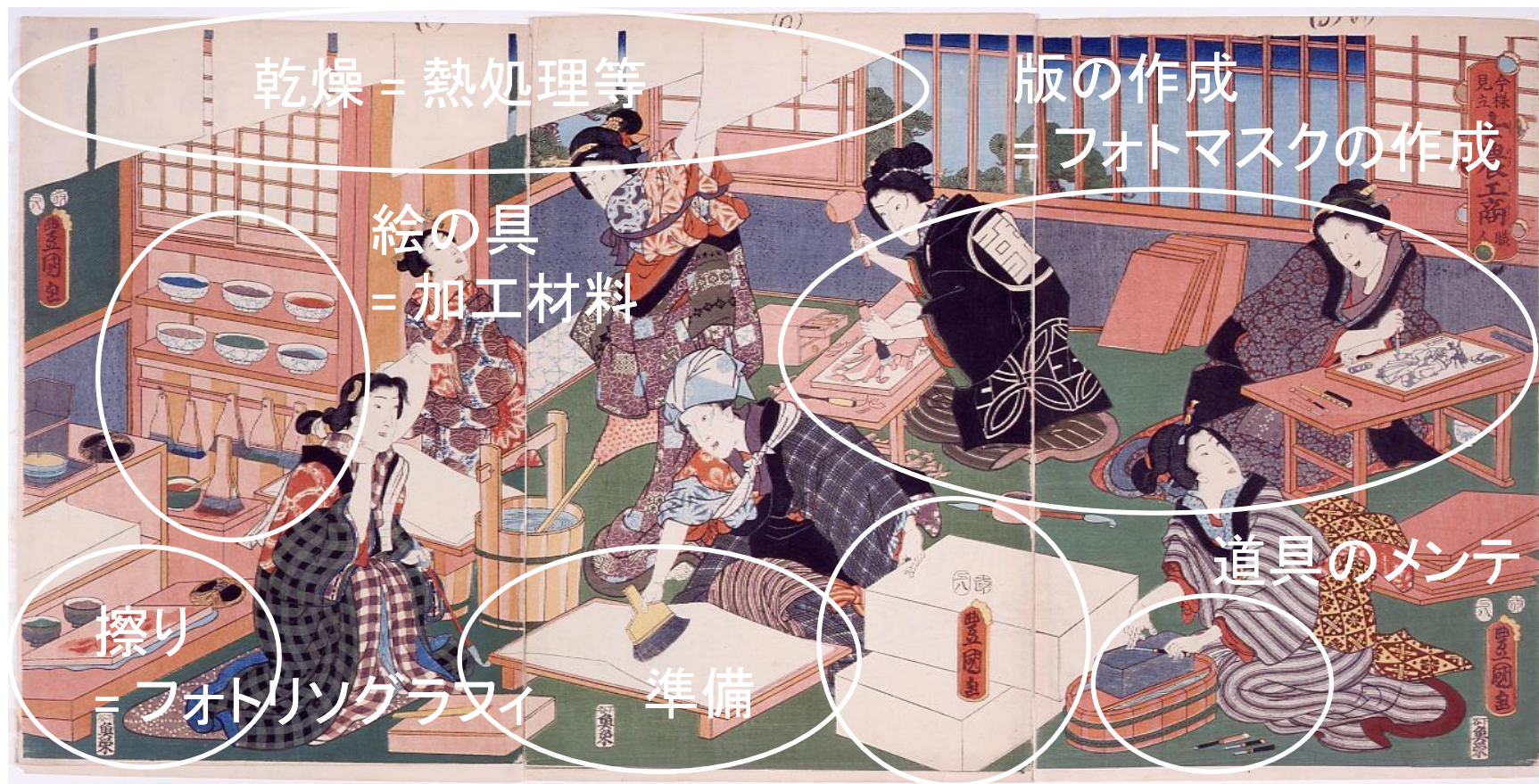
レンズ実物 (ニコンミュージアムで撮影)



Picture: ASML

最先端 (EUV露光装置) は屈折させられないの反射光学系

分かりやすく言うと



紙 = 原料 (シリコンウェハ)

浮世絵の世界

版元: 企画, 資金管理, 出版 etc...

絵師: 原画作成

版元の求め (要求仕様),
色数・版数 (予算, プロセス),
線幅 (デザインルール)などを考慮して作画

彫師: 版木の作成

線や色を考慮した版木を
ノーマスで作成 x数枚~数十枚

摺師: 調色・摺り

発色を考慮し調色, 色ムラなく正確に摺る



版元: 蔦屋十三郎
(大河ドラマ べらぼう)
Photo: NHK

絵師 (= 設計者)



葛飾北斎



菱川師宣



歌川広重

浮世絵の世界では絵師が花形

もちろん道具も大事

貴重で高価なものを使わないと作れないものも多い



ウルトラマリン

フェルメール

「牛乳を注ぐ女」

“フェルメール・ブルー”



長谷川等伯「松林図屏風」

(Photo: 東京国立博物館)

最高級の墨と特殊な紙を使用

でも高価な道具がないと絵が描けないわけではないし
描いてはいけない理由もない

先端研究

Processor: 最先端 (SW speed, low power, ...)

Memory: 最先端 (Gb/mm², ...)

Wireline: 先端 (SW speed, J/bit, ...)



Wireless: 28nm-65nm (SNR, BW, power, ...)

Data Converter: 22nm- (Sps, J/conv., ENOB, ...)



Image sensor: 28nm-180nm (fps, ...)

Sensor: 28nm-180nm (SNR, power, ...)

先端研究がすべて先端プロセスを使っているわけではない
ISSCCでも180nm は現役

人材不足

需要拡大, 用途拡大 (センサー, パワー, 低電力, 低コスト...)

世界的に設計者が足りない

特に日本は1990年代末～2000年代の半導体不況により断絶が発生



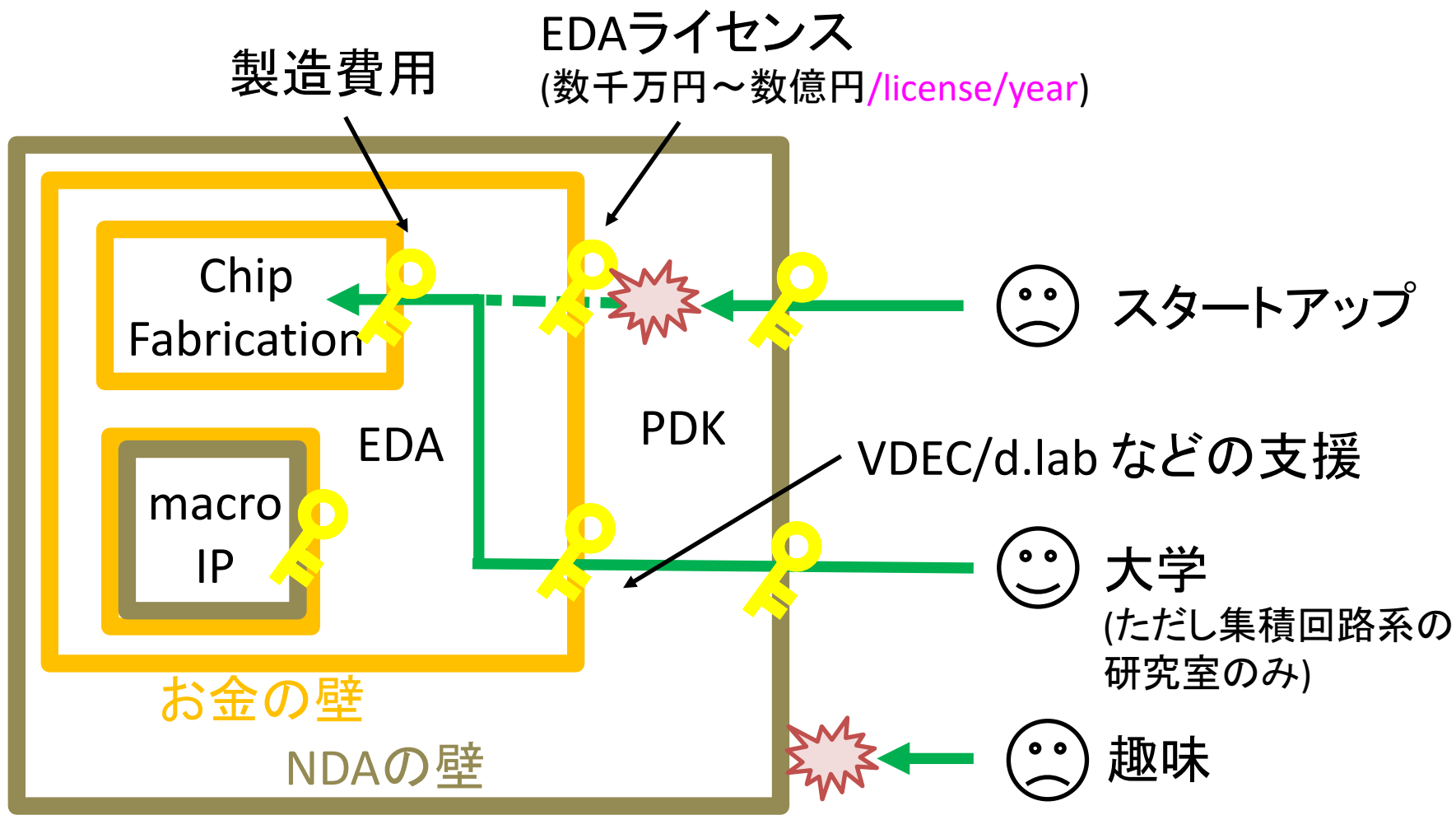
人材育成系のプロジェクトが続々開始

LSTC (Leading-edge Semiconductor Technology Center)
最先端半導体技術センター (2022～)

ADIP (Advanced SoC Design Talent Incubation Program)
最先端デジタルSoC設計人材育成プログラム (2025～)

enSET (Education Network for SEMiconductor Technologies)
成長分野を支える半導体人材の育成拠点の形成 (2025～)

裾野が狭い

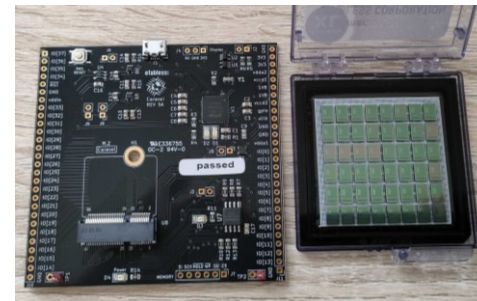
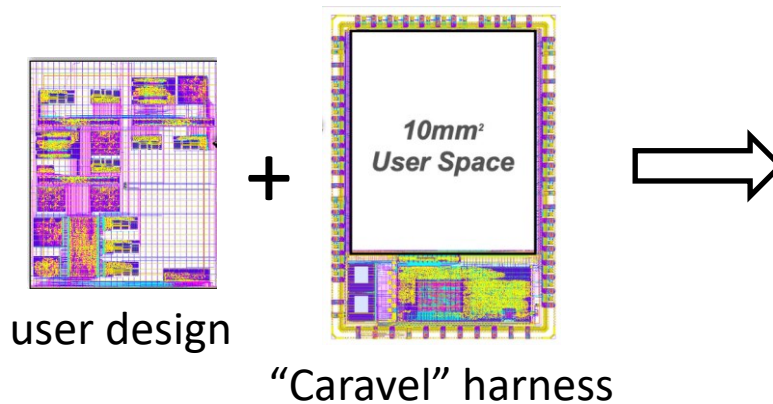


設計に触れられる人はごく一部 → 人材の裾野が狭くジリ貧

OpenMPW by efabless

2022年4月 第1回 OpenMPW 受付開始

- ✓ オープンソースEDAツール
- ✓ オープンソースPDK (Sky130)
- ✓ 製造・パッケージ・ボードまで無料
 - ✓ “Caravel” により測定も容易に



ボードも無料で届く
(Photo by Riku Anan)

既存の設計フローではなくいろいろと挑戦的な仕組み
(ソフトウェア的な設計や管理) を実施
その分生みの苦しみを味わうことになる...

今日の話題

- 半導体・集積回路業界について
- オープンソースで何が変わったか
- これから期待したいこと

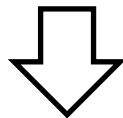
コミュニティができた

従来: NDAがあるため情報交換も非常に限定的



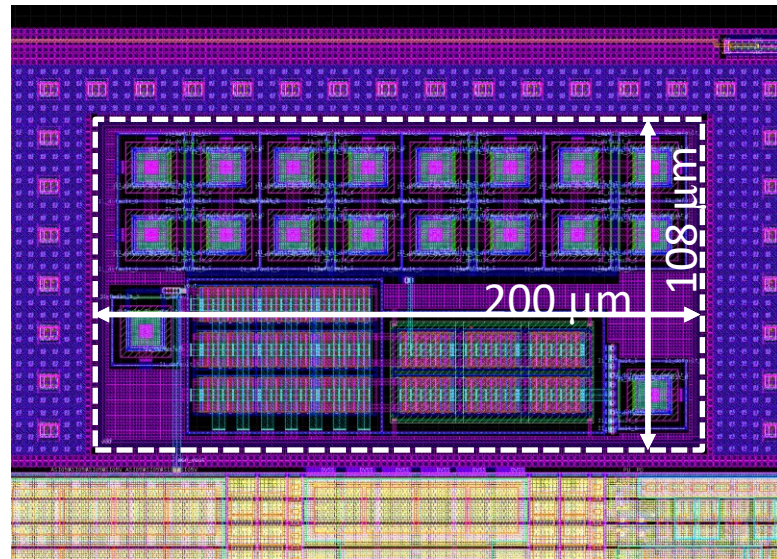
シミュレーション結果やレイアウトを自由に共有, 国際的な協調や他分野とのコラボなどこれまで不可能に近かった活動ができるように

大学の研究室でさえ各研究室で車輪の再発明を繰り返してきた
(大学に代々伝わるレイアウトは本当に「よいもの」なのか?)



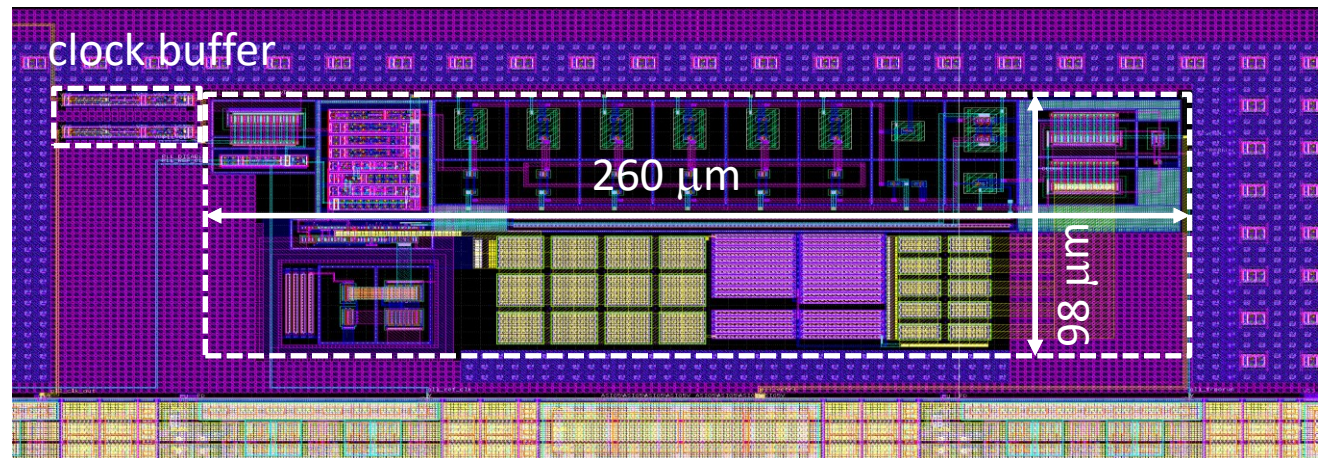
熟練者のお手本にすぐにアクセスできるように
(なることを期待)

Team Japan担当部分



1.2 V output BGR

48 MHz output PLL
(clock generator)



初心者 + 数名の熟練者でチップ設計を完遂

他分野からの興味

いままで手を出せなかった人たちが
(むしろ半導体業界よりも) 熱意をもって参加



RISC-V協会: 各種講演やレポートを展開

OpenMPW-2 で日本から最初のテープアウト

設計したのは「自作CPU研究会」学部生と高専生の2人 (当時)

一躍有名人に

Open Source PDKs and EDAs, Community Experiences toward Democratization of Chip Design

Organizer : Makoto Ikeda (The University of Tokyo) &
Mehdi Saligane (University of Michigan)

Since its launch in 2020, the Open MPW shuttle program has received over 500 project submissions spanning 9 shuttles. This workshop will explore various topics related to designers' experiences, including measured results, foundry perspectives, and governmental expectations.

About Makoto Ikeda

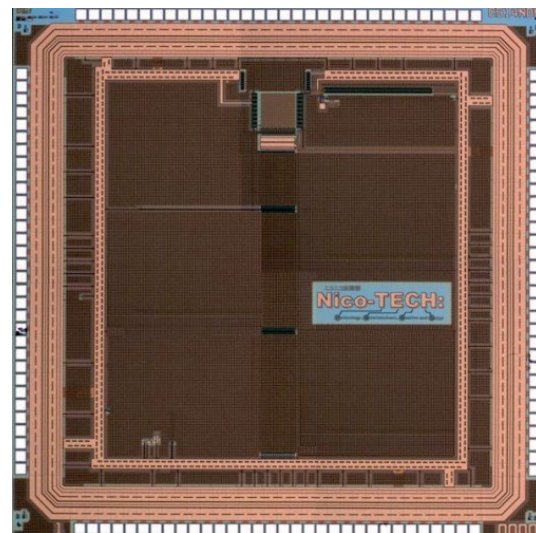
Makoto Ikeda received his BE, ME, and Ph.D. degrees all in EE department of the University of Tokyo in 1991, 1993, and 1996, respectively. He is now a full professor at d.lab, the University of Tokyo. This workshop is co-organized with Dr. Mehdi Saligane of University of Michigan.

| 1. Design experience: "The Journey of Two Novice LSI Enthusiasts: Tape-Out of CPU+RAM in Just One Month", Kazuhide Uchiyama, University of Electro-Communications and Yuki Azuma, University of Tsukuba +

コミュニティの課題

- 適切な教材がない
 - ◆ これまで秘匿されてきたため、出版物にも公開情報にも情報は少ない
- 設計が大変
 - ◆ 特にアナログ系
- もっと遊び感覚で作りたい
 - ◆ せっかくだから無駄遣いしたい

ISHI会は世界的にも趣味寄りのコミュニティで非常によいと思う

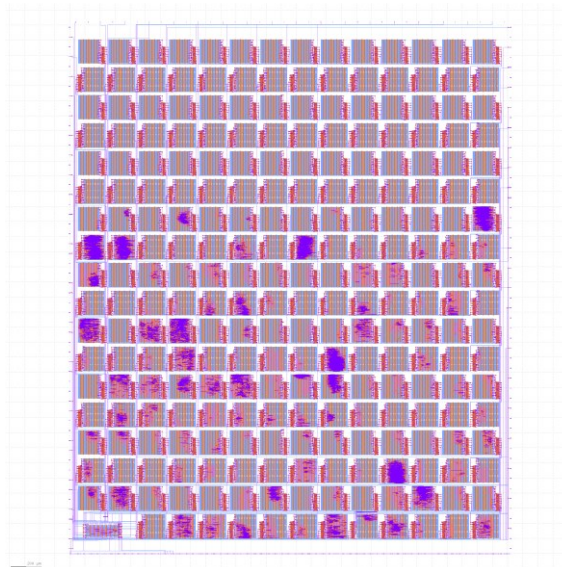


秋田先生のLチカIC

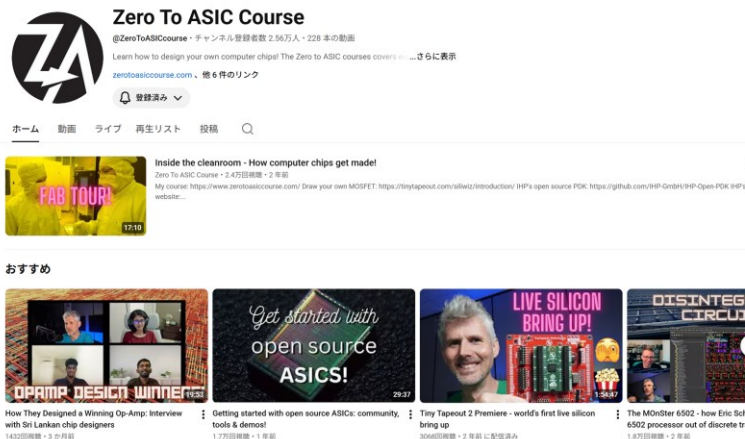
マネタイズ



TinyTapeout (2022年設立)



sky130 最小タイルで
約30万円 (ボード含む)



設計コース, 設計ワークショップの有料プラン

⇒ マネタイズが可能であることが示された

おすすめ

SILIWIZ

Layers

active

- p substrate
- n well
- n diffusion
- p diffusion
- p tap
- n tap

passive

- polysilicon
- polyres
- metal1
- mim capacitor
- metal2

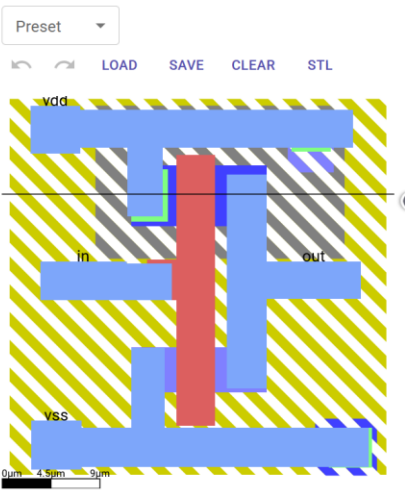
via

- metal1 via
- metal2 via

0um 4.5um 9um

Presets: LOAD SAVE CLEAR STL

CROSS SECTION & DRC ✓ SIMULATION



Plot signals: in out +

Input voltage:

Min: 0V

Max: 5V

Pulse delay: 0μs

Rise time: 50μs

Time scale: 60μs

Show SPICE (advanced)

Resources

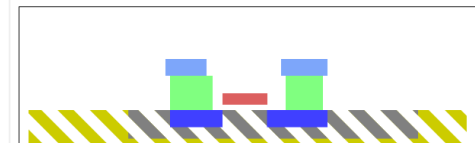
- Get your digital designs manufactured in silicon for an affordable price at [Tiny Tapeout](#)
- Learn open source ASIC design with the [Zero to ASIC course](#)

TinyTapeout の提供する 教育ツール siliwiz

ブラウザ上でレイアウトを作成
シミュレーション結果,
DRC, 断面構造を
シームレスに確認可能

※ 制限は多い

Cross Section View



DRC Errors

DRC OK

教育

NDAを気にすることなく自宅でも作業ができる

⇒ 教育のプラットフォームとしての期待

実際に大学のコースで実習を行なうと...

- ツールもPDKも頻繁にバージョンが上がる
→ バージョン管理問題が発生
- EDAツールの機能的な制限, 性能, PDKの不備
 - アナログ回路の本格的な解析には不足が目立つ
ngspice の pz解析, PSS, ノイズ関連など
 - 商用ツールの性能は桁違い
 - 本質的でない部分でハマる

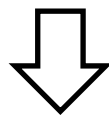
⇒ ツールは商用ツールに戻す大学が多数

学術研究での活用

強化学習・AI系の研究の題材とした論文が増えた(気がする)

アナログ回路自動設計は

- 回路の品種が多い
- 多変量・多目的最適化
- 動作領域による不連続な性能変化
- トポロジ・回路図・レイアウトの多層構造
- シミュレーションコストが大きく、少ないサンプルでの学習が必要
- 需要が大きい



最適化問題として取り組みがいがある
(オープンソースと関連があるかは不明だが
参入はしやすくなっている...はず)

課題: 測定

測定をどうするかは依然として課題のまま



OpenMPW の Caravel と測定ボードのセットはよくできていた (しかも無料)

TinyTapeout では測定ボードは 1500€

一般のご家庭にはプローバや測定器はない

あったらそれは逸般の誤家庭です

どうするかは今後の課題

課題？：プロセス

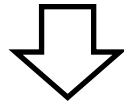
pure 180nm CMOSプロセスが欲しい

sky130 も gf180 も pure 180nm とはちょっと違う

高速動作が不要ないベースバンドアナログでは
180nm プロセスはかなり優秀

VDD/Vth が大きく、回路的な工夫がしやすい

トランジスタの特性も(微細プロセスに比べて) 理想に近い



pure 180nm + EDAツールの改善があれば
オープンソースシリコンで設計・製造したチップで学会を狙える

今日の話題

- 半導体・集積回路業界について
- オープンソースで何が変わったか
- これから期待したいこと

見えてきたこと

基礎知識をどこで勉強すればいいのか？

閉じた世界だったので「業界用語」が多い DRC, ILD, STI, DFM,
調べてもなかなか出てこない
もっと教材の充実が必要

設計環境

開発が早すぎて環境を統一するのが大変

設計事例不足

いくつかの設計はオープンになっているが...

コミュニティ

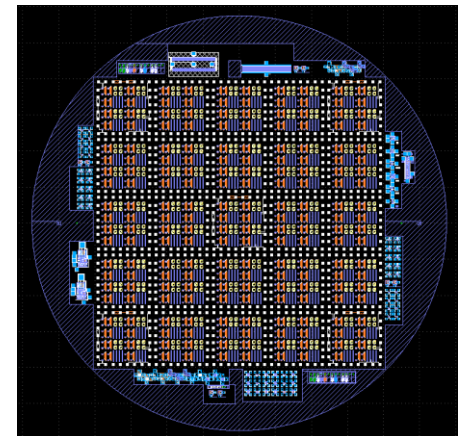
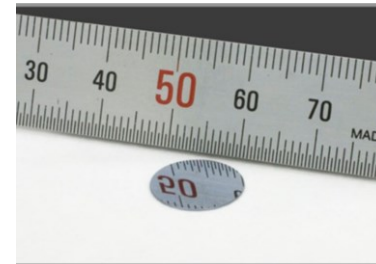
熟練者の補助は必要
日本人にとって英語 (と時差) はけっこうきつい

期待: MinimalFab

0.5インチウェハ上に1~2週間で製造

安価・短時間に集積回路を
製造できるシステムは魅力的

- 3Dプリンタのプリントサービス感覚で集積回路を製造
- 小学生が夏休みの自由研究で集積回路を設計・製造

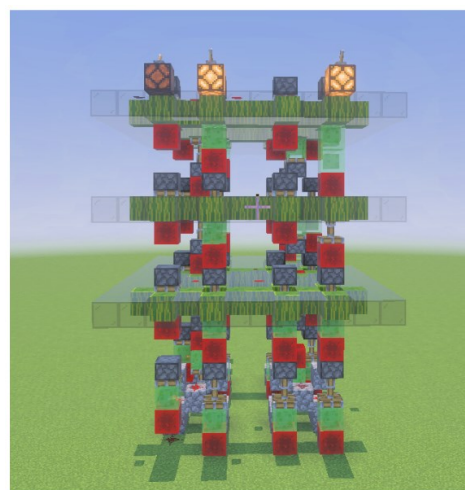
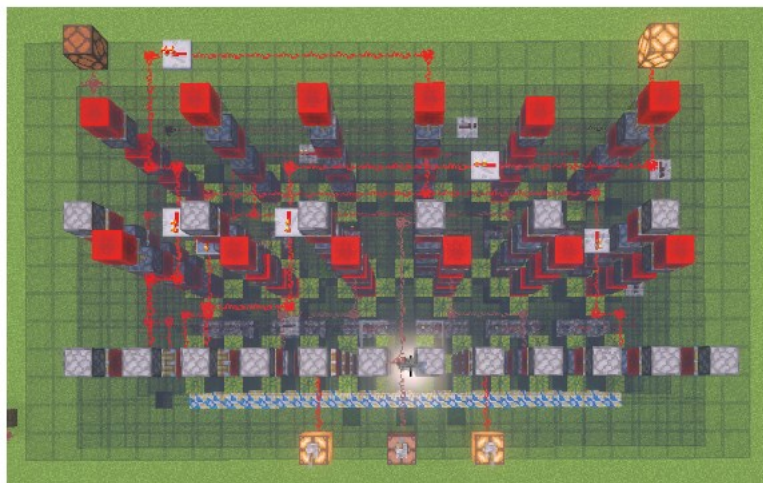


若年層へのリーチ

理論はさておき見様見真似で作れるのは大事
「趣味が高じてその分野に進む」パスをもっと増やしたい



楽しいところだけやれるプラットフォームはないか？
作りたい部分以外はライブラリや自動設計で済むようなものが欲しい



Minecraft でレイアウト設計できないかと考えたり

中小・スタートアップへの普及

専用ICを起こすのは莫大な資金が必要
という認識が変わって欲しい

実際に製品レベルのものを作るのはお金がかかるが...
IC化したらどうなるか、のプロトタイピングはもっと気軽にしたい
小型軽量・低電力化の需要や新しいアプリケーションは
たくさん眠っているはず



製造サービス, 設計サービス, コンサルティングなど
半導体エコシステムをもっと拡大できないか?

OpenSUSI に期待 !

まとめ

- ISHI会3周年
 - ◆ 非専門家中心でかなりアクティブ
 - ◆ これからも趣味に生きましょう
- オープンソースシリコンはまだ変化の途中