

シヤトル相乗りの お願い

ISHI会

<https://ishi-kai.org/>

Mail: info@ishi-kai.org

アジェンダ

- オープンソース半導体（オープンソースシリコン）について
- ISHI会について
- ISHI会の活動
- シャトル投稿実績
- コラボプラン
 - OpenMPW
 - リターン
 - 研修内容



オープンソース半導体（オープンソースシリコン）について



オープンソース半導体・ タイムライン

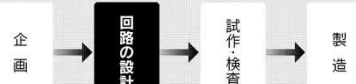
- 2018 : DARPA (国防高等研究計画局) OpenIDEA プログラム
\$11.3M grant to UC San Diego for “OpenROAD” project
- 2020 : Google/efabless/SkyWater OpenMPW プログラムスタート
- 2022 : Global Foundries が OpenMPW プログラムに参加
- 2023 : 独) iHP (130nm/SiGe) が PDK のオープン化を宣言
Free Silicon Foundation (FSI) が、欧州の半導体産業の競争力、革新性、教育、
独立性、サイバー耐性、環境持続可能性などに貢献できると主張
- 2023 : Open PDKの管理を Chips Alliance がサポート

半導体設計、オープン化の波

半導体の設計に、無償で一般公開された「オープンソース」が活用され始めた。高度化によるコスト増や技術者不足などの構造問題の解決に向けて、誰でもアクセスできるツール群を使おうという試みだ。産業技術総合研究所(産総研)や米グーグルは利用環境の整備に動く。オープン規格を採用する企業も増えている。

① 半導体の設計コストは膨脹

半導体設計の流れ



4月、半導体産業のオープン化を掲げる団体が日本を足した。産総研と米グーグルが設立した「OpenMPW」が設立した「OpenMPW」だ。設計に必要なツール群を利用できる環境を整備し、国内の半導体工場に製造を委託するサービスにつなげる。半導体の設計には、お金がかかるうえに、2020年時点で最高額だった。設計コストは約840億円、06年当時の先導品(64ビット)の設計コストに比べ、19倍に膨らんでいる。

産総研や

④ 「命令セット」RISC-V、商業利用で先行

半導体設計の中核



• 日本での動き

- 2023年：ロジックリサーチ社の主催でオープンソースEDAフォーラムが開催される
 - 2023年6月：第三回よりハイブリット開催
 - 2024年7月：オープンソースEDA研究会として始動
- 2023年5月：滋賀県立大学の土谷先生主導でコミュニティ：ISHI会が発足
 - 2023年12月：ISHI会主導でOpenMPW GF-1にグループ投稿
 - 2023-2024年：IEEE SSCSのChipathon2023に土谷先生や熊本大学の久保木先生がリーダーとなって、日本チームを結成して投稿
 - 2024年5月：2014年より金沢大学の秋田先生が主導してたMakeLSI:がISHI会に合流して、統合された
- 2024年5月：産総研主導で産業界団体：OpenSUSIが発足
 - <https://www.nikkei.com/article/DGXZQOUC228690S4A420C2000000/>



米グーグル

米国でオープンなツール群を活用した製造受託のプロジェクト主導

産総研

4月、グループ企業が社団法人を設立しオープンなツール群を整備する

どう動作するかを定めた半導体チップを設計する。命令セットというルールにある。このルールに従って、区画ごとにチップを作ろう。半導体産業のオープン化を掲げる米グーグルと産総研が主導する。米グーグルは、RISC-Vを採用。ラピダスが組んだカナダの有力設計企業、テストメントの開発を進めている。米調査会社S&Dグループによると、RISC-Vで設計した大型機チップ(SoC)の数は30年に160億個、2021年と比べて平均40%以上の成長を見せると見込まれている。課題もある。英調査会社オムニファクトリーによると、RISC-Vで設計したチップは、製造工程が複雑で、設計ツールをのり、工場でも使うようなオープン化する技術的ハードルは高いと指摘する。ただ、半導体産業の青写真を掲げる日本にとって高度な設計能力や人材は欠かせない。オープン化への取り組みは、独自設計の障壁を下げ、教育や研究を活性化させる上で重要なピースとなる。(江口良輔)



⑤ ソフトの世界では成功

ギットハブ

技術者同士がソフトのソースコードを共有

リナックス

自由に改良できる基本ソフト(OS)。スマホのOS、アンドロイド開発などの基礎に

グラフィックス 池田奈央

180 Attendees!! Record attendance
among all workshops at VLSI Symposium

Open Source PDKs and EDAs, Community Experiences toward Democratization of Chip Design

Organizer : Makoto Ikeda (The University of Tokyo)

Mehdi Saligane (University of Michigan)

Since its launch in 2020, the Open MPW shuttle program has received over 500 to designers' experiences, including measured results, foundry perspectives, and

About Makoto Ikeda

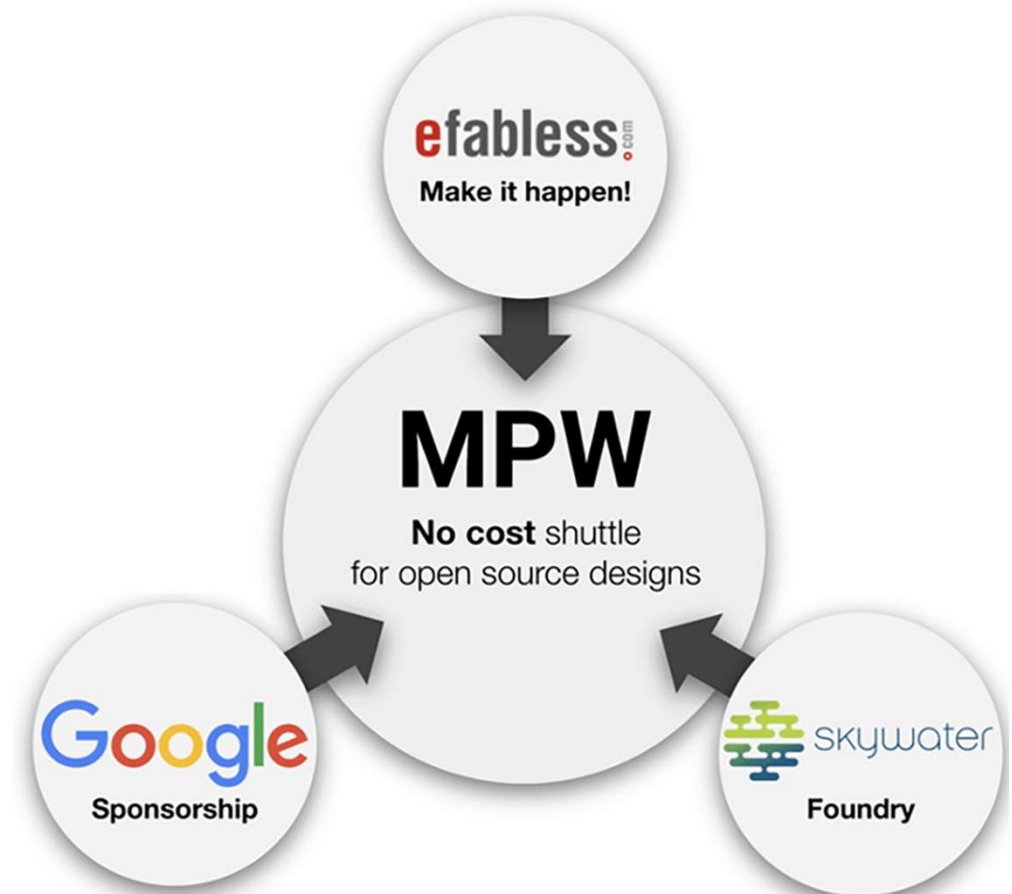
Makoto Ikeda received his BE, ME, and Ph.D. degrees all in EE department of d.lab, the University of Tokyo. This workshop is co-organized with Dr. Mehdi S

1. Design experience: “The Journey of Two Novice LSI Enthusiasts: T Communications and Yuki Azuma, University of Tsukuba
2. From Zero to 1000 Open Source Custom Designs in Two Years, Mo
3. The SKY130 Open Source PDK: Building an Open Source Innovati...
4. Open Source Chip Design on GF180MCU – A foundry perspective, Karthik Chandrasekaran, Global fo



オープンソース半導体 ～OpenMPWとは？～

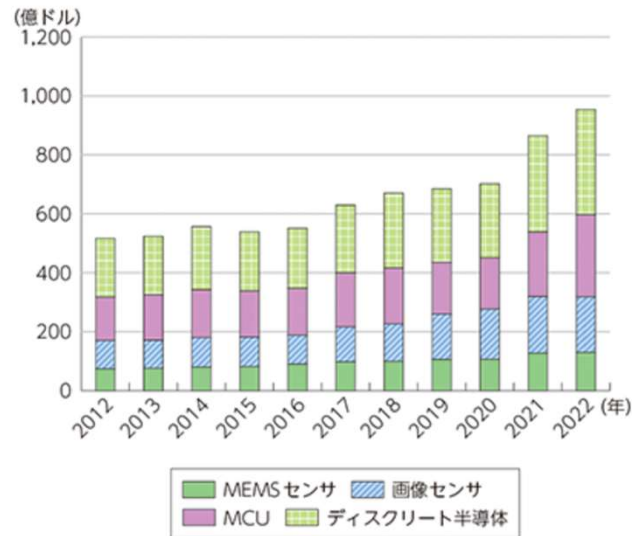
1. オープンソースの設計ツール (OpenEDA)にて設計。設計環境やスクリプトを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
2. オープンソースのプロセス情報 (OpenPDK)にて設計。設計資産(回路図・GDSII)やソースファイルを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
3. 上記1、2で設計したオープンソース設計チップを製造するファブ・サービスが存在し、設計したハードウェアの動作を検証できること。



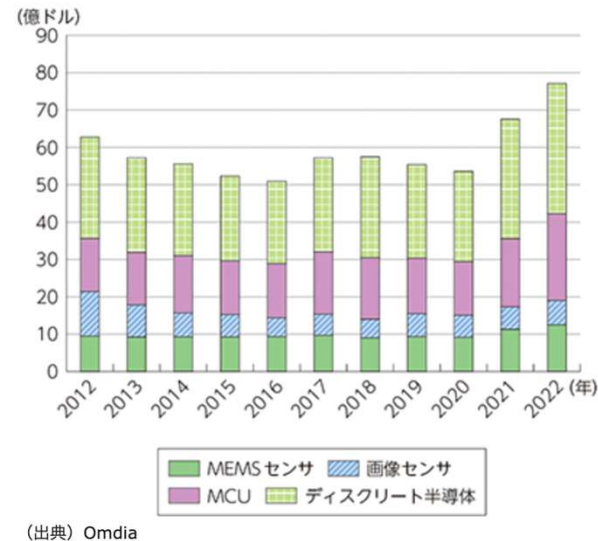
なぜ、オープンソース半導体なのか？

- 半導体設計教育の危機
 - 電気電子課程への進学者の減少。VLSI教育にかかるソフトウェアのコスト高。EDAサーバーの保守・更新にかかる経費増等、教育側のコスト負担が大きすぎる。
 - チップ設計者の作業効率向上
 - オープンソース化より、ハードウェア設計は多くの恩恵をオープンソースソフトウェアと同様に受けることができる。
 - 半導体産業の衰退＝経済と安全保障において国家的な脅威
 - 偽造電子機器は、数十億ドル規模の闇市場が存在し、米国国防総省が購入する予備電子部品の推定 15% が偽造品であり、信頼性と安全性の両方を脅かしていると報告されている
 - →半導体人材育成が喫緊の課題
-

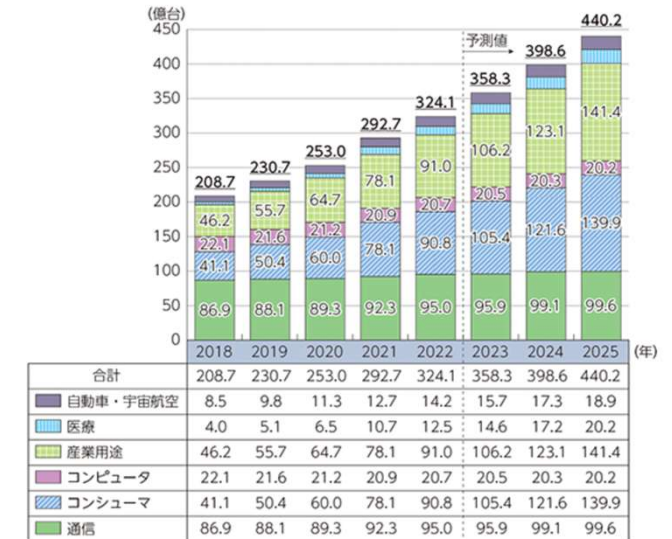
21. 世界の半導体市場（出荷額）の推移



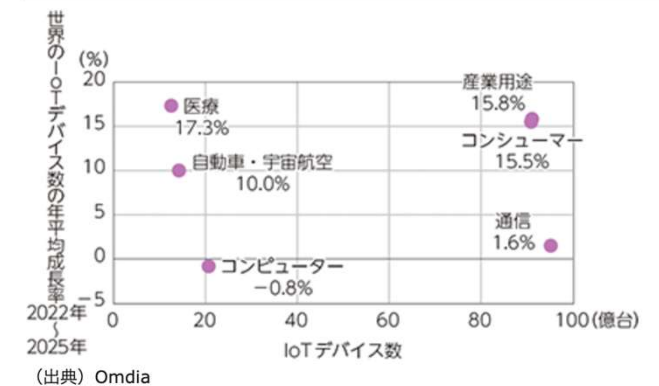
23. 日本の半導体市場（出荷額）の推移



42. 世界のIoTデバイス数の推移及び予測



43. 分野・産業別の世界のIoTデバイス数及び成長率予測

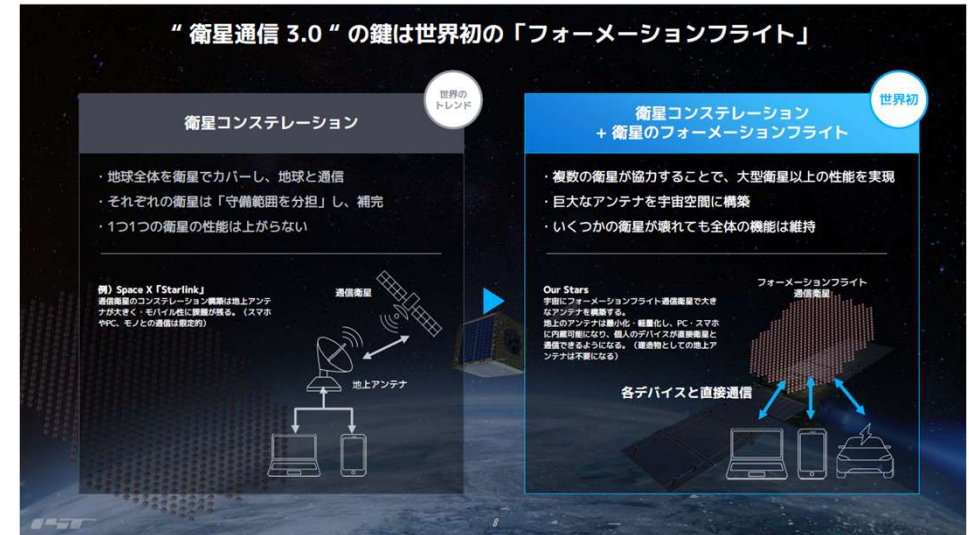
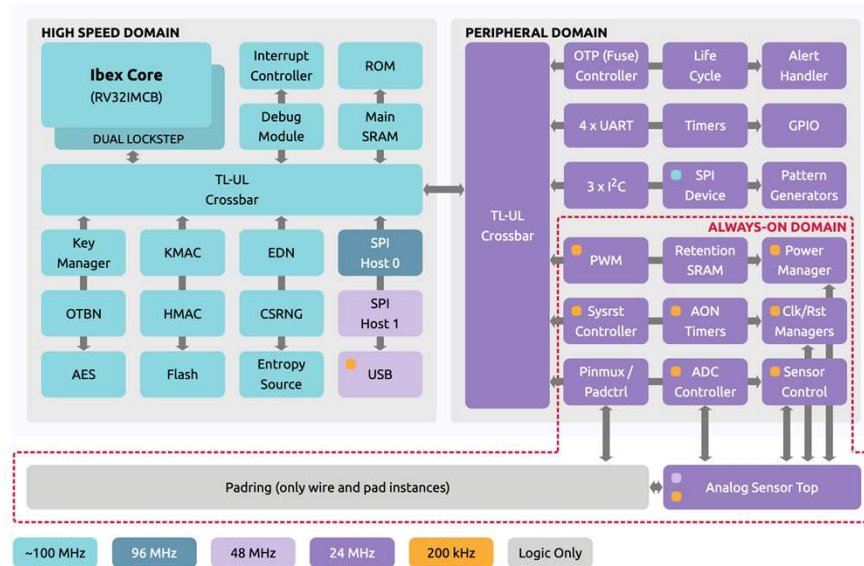


既存の半導体市場

- 世界も日本も2021年より右肩上がり拡大を開始
 - 今後も成長分野では15%を超える成長が予想されている
 - 人材育成が急務！

OpenTitan Earl Grey (Standalone Chip)

[Datasheet](#)



オープンソース半導体 による新しい市場

- 安全保障分野 (少量多品種)
 - サーバー/工作機械/重機
 - IOのチップ化 (<https://opentitan.org/>)
- 次世代分野 (ラピッドプロトタイピング)
 - 宇宙
 - 次世代通信衛星 (<https://sorabatake.jp/30918/>)
 - 流通
 - 次世代RFIC管理 (現在、実装中というお話)



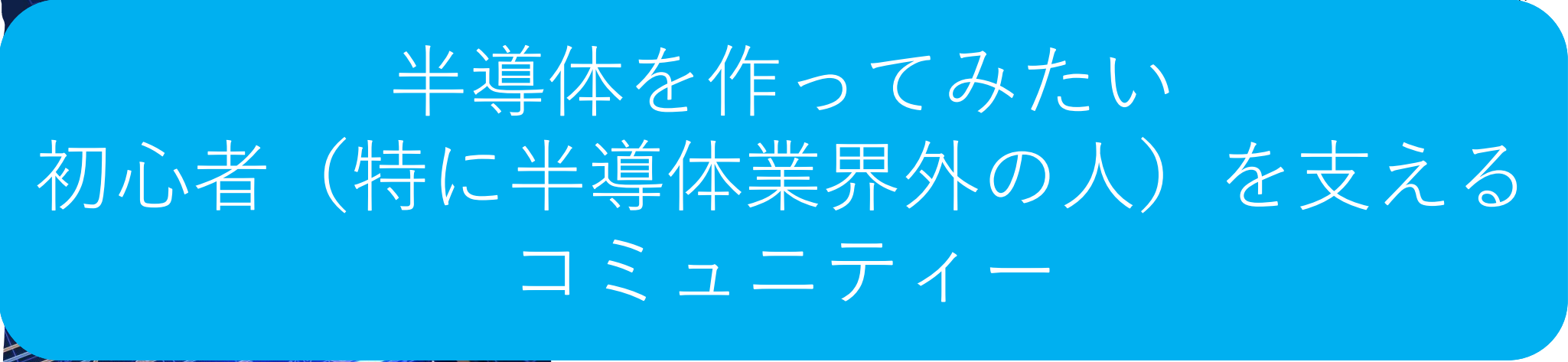
ISHI会について



ISHI会とは？

- オープン化（民主化）されたISHI=石=Silicon=半導体（ASIC/LSI/IC）を扱い、いろいろな分野を繋げていくソサエティー・コミュニティ（会）から発想されたネーミングです。

その先駆けとして登場したOpenMPW(Open Multi-Project Wafer)は、Google社がFabless



半導体を作ってみたい
初心者（特に半導体業界外の人）を支える
コミュニティ

- 今後の活動方針としては、他分野の人たちを巻き込んで半導体（ASIC/LSI/IC）分野に革命を起こすという方針で、他分野向けの超初心者向けハンズオンセミナーや専門家向けの濃い内容の勉強会などのイベントを開催したり、チームを作ってOpenMPWシャトルや世界のChipathonに挑戦したり、Maker Faireなどのイベントへの参加をしていきたいと思っていますので、よろしくお願いいたします。

「やったことがある」を作る オープンソース半導体でも「Make:ムーブメント（オープンハードウェア）」レベルのビックウェーブを起こすため

- Make:時代に立ち上がった企業
 - ハードウェアとは無縁のソフトウェア企業などの中から「社内Make:開発部」みたいなのが立ち上がり、そこから派生した
 - 「どこで知識を身に付けてきたか？」
 - Make:の流れの中にあるオープンハードウェア
 - 「ある程度まとまった数の技術者が生まれた」
 - ハードウェアを絡めた事業がどこの会社でも出来るようになった
 - 「事業として成功させる」
 - 「参入したい側の業界・業務知識と半導体業界の業界・業務知識の両方を持った仲介者」が必要

「チ力動画：ニコ動でのコメント」

- ✓ こっから？
- ✓ ニコ技界のTOKIO
- ✓ ゲートの無駄遣い
- ✓ こっから！！？
- ✓ ひでえ、勿体ない使い方wwwww
- ✓ マジかよ。レジストレベルの設計とかガチすぎる。
- ✓ 無駄遣い過ぎるだろw
- ✓ 贅沢というかなんというか
- ✓ え？まじでこっからかよ」www」
- ✓ IC版FusionPCB的なところが現れれば・・・
- ✓ (FPGAでは)いかんのか？
- ✓ 俺はFPGAで我慢することにする
- ✓ いや、そこまでは必要ないです
- ✓ 量産品すらFPGA使う時代に専用LSI・・・
- ✓ アマチュアはFPGAで良いんだよなあ・・・w

「集積回路＝すごいことをやるためのもの」という意識



Interface Device Laboratory, Kanazawa University <http://ifdl.jp/>

ISHI会グランドデザイン

新規分野を開拓したいけどどうすればよいのかわからない

「みんなの経験をチップに！」

ASIC(LSI)化したいけど情報がない

ASIC(LSI)業界の現状（閉塞感）

- NDAでなにもしゃべれない
- 最先端は札束の応酬
 - 若者が入ってこない

他業界の現状（限界感）

- 高速・小型・省電力の要求
 - 汎用チップ+ソフトでは限

すべてがオープン！

OpenMPWの登場！

コミュニティの意義

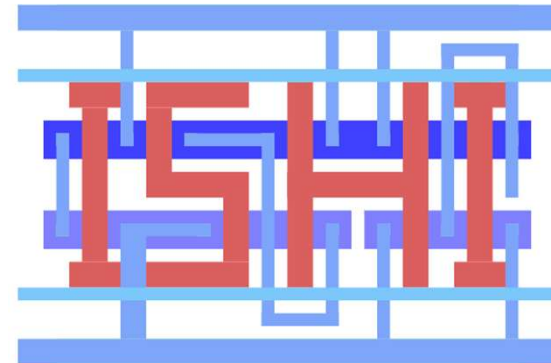
- 成果の再利用が可能。Do It With Others(それ、みんなでやってみよう)の精神
- 日本の利点：地理的に物理的に集まりやすく、勉強会や合宿をやりやすい

ISHI会の意義

- 他（多）分野の知識の統合により、今までになかった研究・開発への期待

ISHI会の情報

- メンバー数
 - 300名Over (20-30名ほど常にアクティブ)
- ホームページ
 - <https://ishi-kai.org/>
- Discord上で活動中
 - <https://discord.gg/RwAWF5mZSR>
- イベント告知 (勉強会など)
 - <https://ishikai.connpass.com/>
 - 20~50名ほどが常時参加





ISHI会の活動





活動拠点：Discord

- インターネット上を活動拠点
 - チャットアプリのDiscordを利用
 - 一般的な組織におけるオフィスに相当
- 主な活動
 - テーマに沿った各チャンネルによるディスカッション
 - ビデオチャットを利用した定例もくもく会
 - もくもく会：皆で一か所に集まり、各自が独自のテーマで黙々と開発するという会合





最初のイベント

•ISHI会は2023年5月7日に開催された
「第一回ハンズオンセミナー」を
もって設立

- 参加者は13名



定例イベント

- 対外向けの活動の一つ
- 月に1〜2回、テーマに沿ったゲスト講師を呼んでの勉強会や初心者向けハンズオンセミナーを開催

〒155-0031 東京都世田谷区北沢2丁目3-3 第二友和ビル

2024/08/24 (土) 21:00~

7/100

2024年夏休み特別イベント「TinyTapeoutハンズオン」勉強会

Noritsuna Imamura

(場所未定)

2024/08/11 (日) 13:00~

47/71

2024年08月イベント：初めての半導体設計・製造体験 for IS OpenMPW

Noritsuna Imamura 他

東京都渋谷区道玄坂1丁目2番3号 渋谷フクラス

2024/08/04 (日) 13:00~

8/20

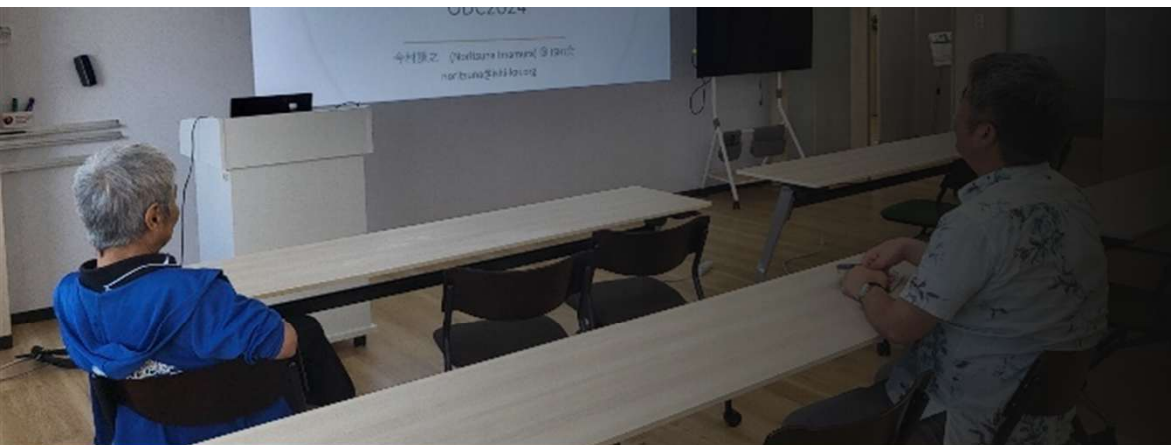
ゆるゆるイベント：フェニテックシャトル最終サポート雑談会

Noritsuna Imamura 他



展示：Maker Faire

- **Maker Faire Tokyo2023に出展**
 - 金沢大学の秋田先生と作ったインバータ回路を3次元化したパズル
 - 20セットを完売する売れ行きを見せた
 - 本件をきっかけにMake: LSIの活動はISHI会が引き継ぎ



展示：イベント

- コミュニティー系イベント
 - オープンソースカンファレンス
 - Kernel/VM探検隊
 - など
- 業界系イベント
 - デジタル回路系：RISC-V Day Tokyo
 - 組み込み業界向け：EdgeTech+
 - など



することができます。

【A - F】

Analog Hard IP (Design Knowledge)

- [AFE](#) : Analog Front-End の略。センサー等のアナログ出力信号をデジタル信号へ変換するアナログ回路を指す。一般には、アンプやA/Dコンバータ、フィルタなどのアナログ回路を指すことが多いが、高速シリアル通信向けのクロックが重畳された小振幅信号やPAM(Pulse Amplitude Modulation)信号に変調された信号をデジタル信号に復調するミックスドシグナル回路もAFEと呼ぶことがある。SoC内部にAFEを搭載する場合と、SoCとは別チップでAFEを構成する場合がある。
- [BGR](#) : BandGap voltage Referenceの略。正の温度特性を持つPN接合を流れる電流を、負の温度特性を持つ抵抗に流すことで、温度によらずに一定の電圧を発生する、基準電圧回路。SiのBandGap(1.26V)に近い電圧を出力する。回路安定点が2つあり適切なスタートアップ回路が必須である。
- [CDR](#) : Clock and Data Recovery の略。データとクロックを重畳させたシリアル信号から、受信側でクロック成分とデータ成分を切り分ける回路を指す。送信側では、データに含まれるエッジの場所や数を保証してコード変換(代表的な例として[8b10b](#)エンコードがある)し、受信側では信号に含まれるクロック成分をPLLで同期させることでクロックを抽出、抽出したクロックでデータを復調する。
- [DLL](#) : Delay Locked Loopの略。外部クロックとインバーター（遅延をアナログ的に制御する場合と、量子化された遅延をデジタル的に選択する場合がある）の遅延信号との間で位相をロックをすることで、負の遅延を持ったクロック信号を発生して、セットアップ・ホールドのタイミングマージンを改善できる。同様に外部クロックに対して複数の位相を持った多層クロックを発生したり、数多くの応用回路が提案されている。PLLと比較して、外部クロックの位相の変化に瞬時に追従できる利点がある一方で、PLLの様に、任意の逡倍クロックを発生することは出来ない。
- [LDO](#) : Low Dropout Regulator の略。ディスクリート部品の三端子レギュレーターの事。チップ内部で使用する電源を、外部から入力された電源から降圧する回路。高電圧側(外部)と降圧電圧(内部)の間に可変抵抗（=トラン

他連携

• VLSI.jp

- オープンソースシリコン関連の各種実地知見を文書化
- 「半導体初学者むけ「半導体設計で使われる用語集」」の製作

シャトル投稿実績

Chipathonの運営母体

Chipathon の正式名称(?)は

IEEE SSCS “PICO” Open-Source Chipathon



IEEE

Institute of Electrical and Electronics Engineers の略だが
IEEE (アイ・トリプル・イー) で固有名詞
超巨大専門職団体. 学術だけでなく標準化などもやる



SSCS

Solid-State Circuits Society

IEEE内で専門分野を細分化したソサイエティの一つ.
集積回路の回路設計を専門に扱う

SSCS PICO Chipathon

SSCS の中の委員会

Technical Committee on Open-Source Ecosystem (TC-OSE)

が運営する

SSCS PICO Program (Platform for IC Design Outreach)

の活動の一つが “Chipathon”

(従来の) 集積回路設計の専門家集団 (SSCS) が
オープンソースで広く多くの人がIC設計できるような環境 (PICO) を
作ろうとしていて, そのための実験的な活動が **Chipathon**

Chipathon = Chip + Marathon

ちなみに

Boris Murmann : TC-OSE の Chair. (Stanford U. → U. Hawaii, 教授)

Sadayuki Yoshitomi (JR6PLB) : TC-OSE member

Chipathon

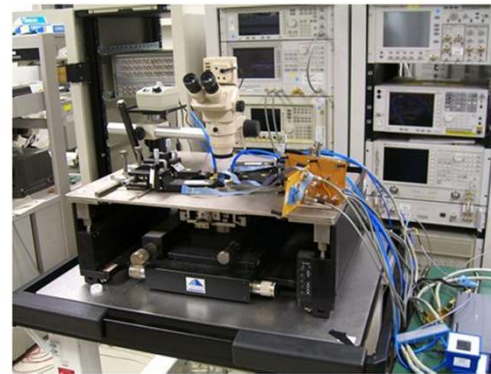
Chipathon2023

土谷先生の呼びかけにより
日本チームを結成

Chipathon 2023 がやりたいこと

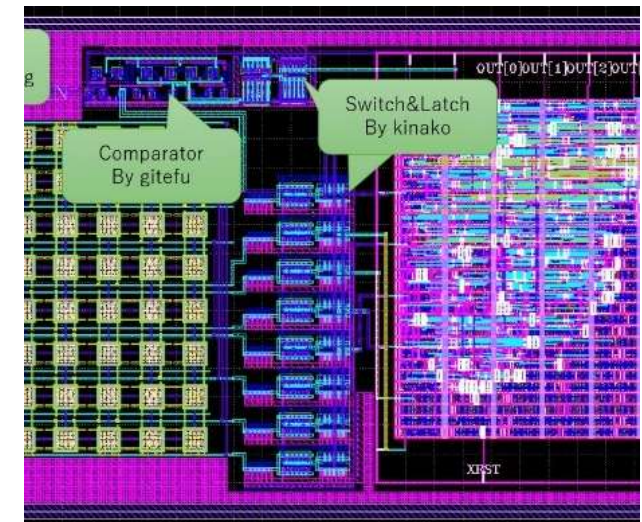
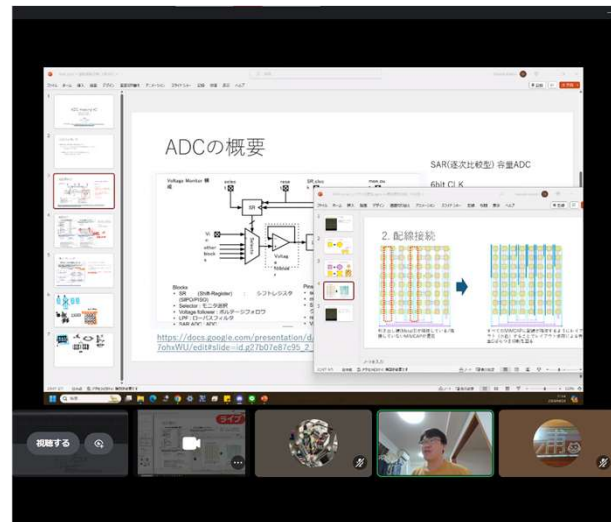
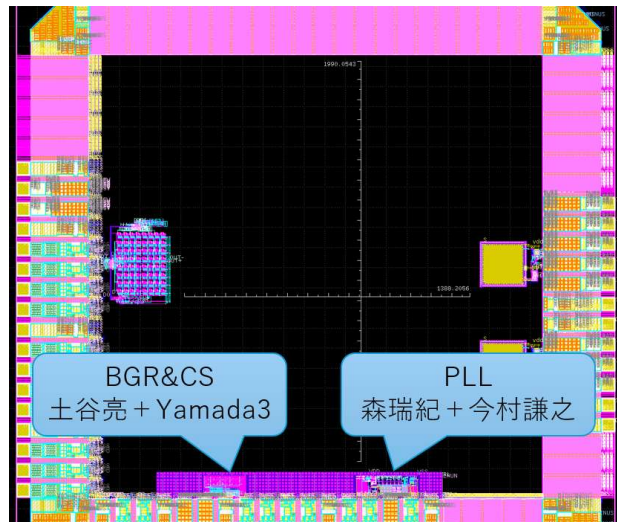
“lab bench on a chip”

測定器をチップ上に載せてしまおう



別の言い方をすると “AnalogDiscovery2 on a chip”

Chipathon2023 成果



- BGR+CSグループ
 - 土谷先生とハンドルネーム：Yamada3氏
- PLLグループ
 - 慶應大学のM1森さんと私
- ADCグループ
 - 久保木先生をリーダーとしたCS系学部生やハードウェア系企業に勤める若手4名
- 現在ステータス
 - チップの製造完了

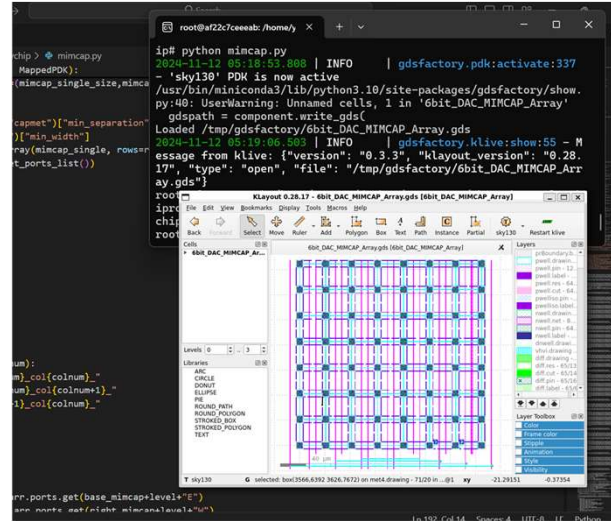
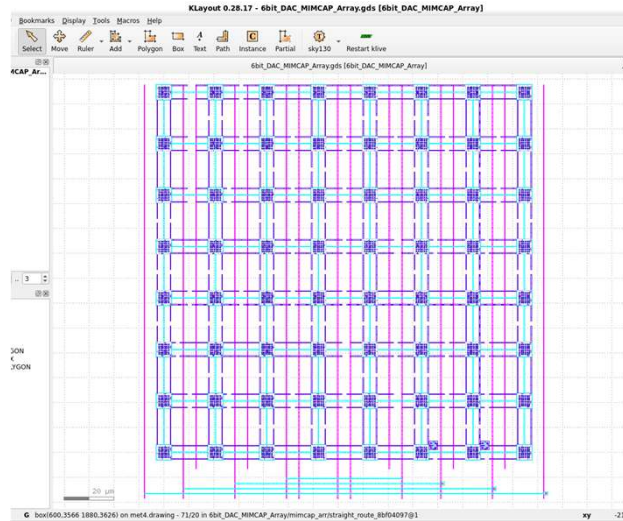
Chipathon2024

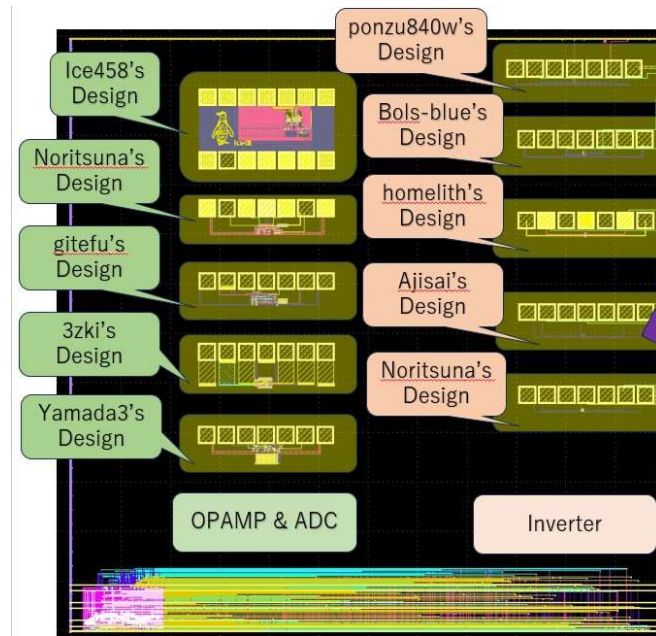
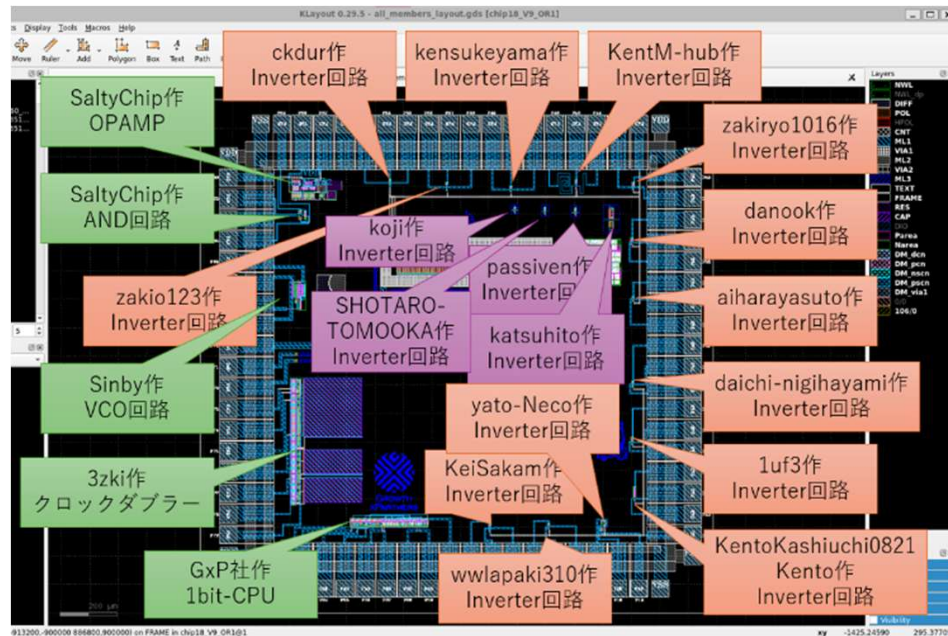
- 目標
 - Fifty-NiftyをベースにAIによる自動生成を行う
- チーム構成
 - 2~3名の小規模チーム
- 日本チーム：2チーム
 - DAC：SaltyChipチーム
 - LNA：ISHI-Kai LNAチーム

	A	B	C	D	E	F
1		Group Lead	Group Members	Project	Cells	
9	SemiCon	A. Enes Turan	-	Transmission Gate Common-Source Amplifier		
10	SaltyChip	Yuta Shiomi	M. Yamada Bo-Yu Tseng	Transmission Gate(15) MIM Capacitor Current Mirror(8)Regulated Cascode(48)		
11	Mahowald-ers	Saptarshi Ghosh	Saptarshi Ghosh Sudansu Mishra	Regulated Cascode Current Mirror Cascode Common Source (12) Regulated Cascode (48) pA current Source (25) Ref: DOI: 10.1109/AE54730.2022.9920096		
12	Clonky	J. Clancy	J. Clancy	Current Mirror (8) Differential Pair(9) Tunable Resistor (39) Gilbert Cell (56)		
13	ISHI-Kai LNA	Noritsuna Imamura	-	Low noise amplifier(23) Voltage Reference & Current Source (https://github.com/atuchiya/DC23-LTC2300/blob/master/DC23-LTC2300-GR)		
14	MicroNinos	Eva Deltor	Eva Deltor Ali Abdul	Miyahara Comparator (Clocked Comparator with Offset Compensation) Requires: Diff Pair, XCP, Charge Pump, refer to this		

Chipathon2024 : SaltyChipチーム

- 状況
 - ほぼ実装が完了し、LVSフェーズ





シャトル相乗り

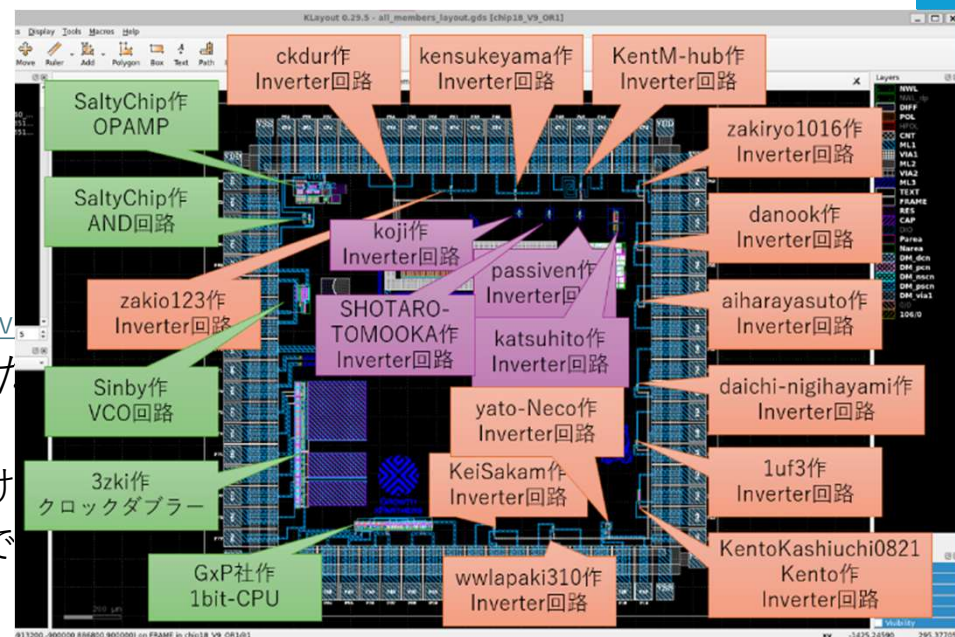
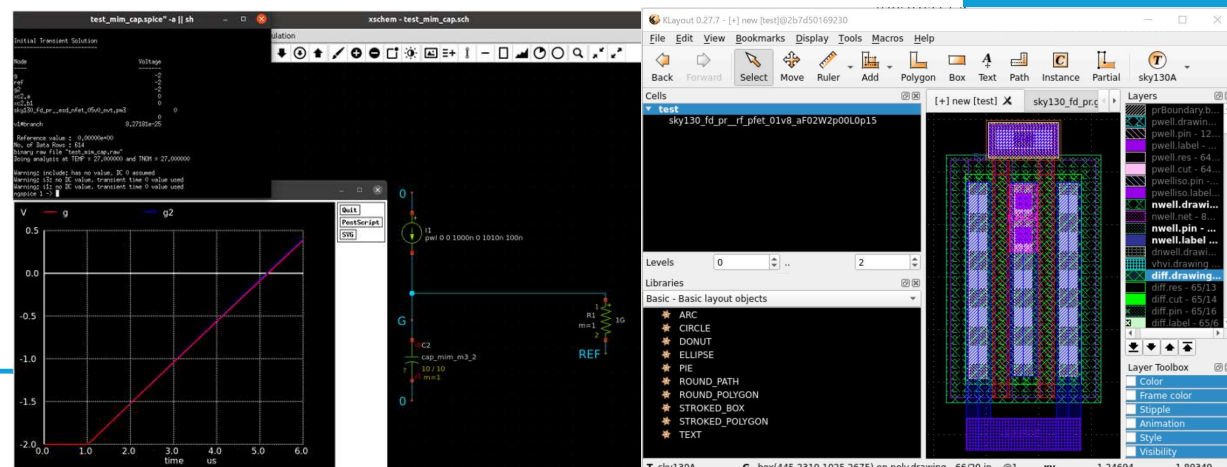
- オープンソースEDA&PDKとフリーシャトル
 - 誰でも参加可能
 - デザインの共有が可能
 - シャトルにさらに相乗りすることが可能
- 複数人によるシャトルの相乗りサポート
 - インバータ回路を一日で回路設計～レイアウトまで行うハンズオン

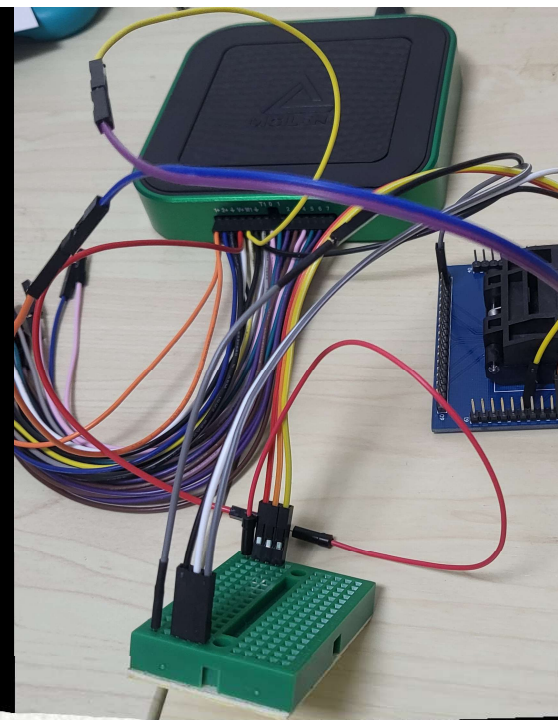
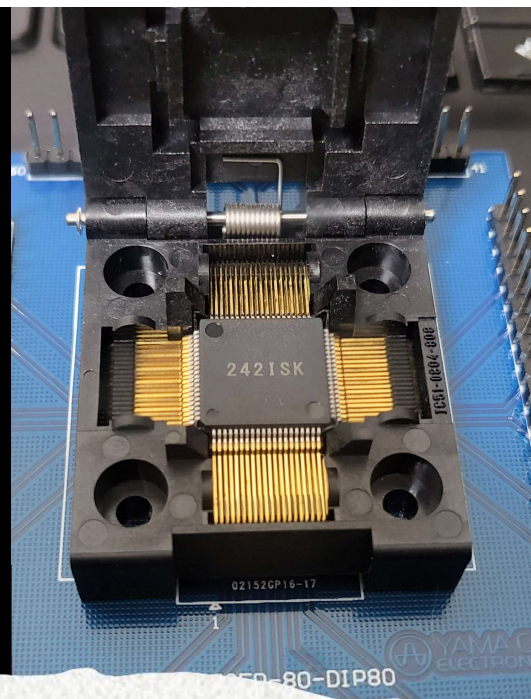
ハンズオンセミナー

- 知識ゼロから半導体設計の基礎がすべて学べる！

一番簡単なインバーター回路のハンズオンセミナー

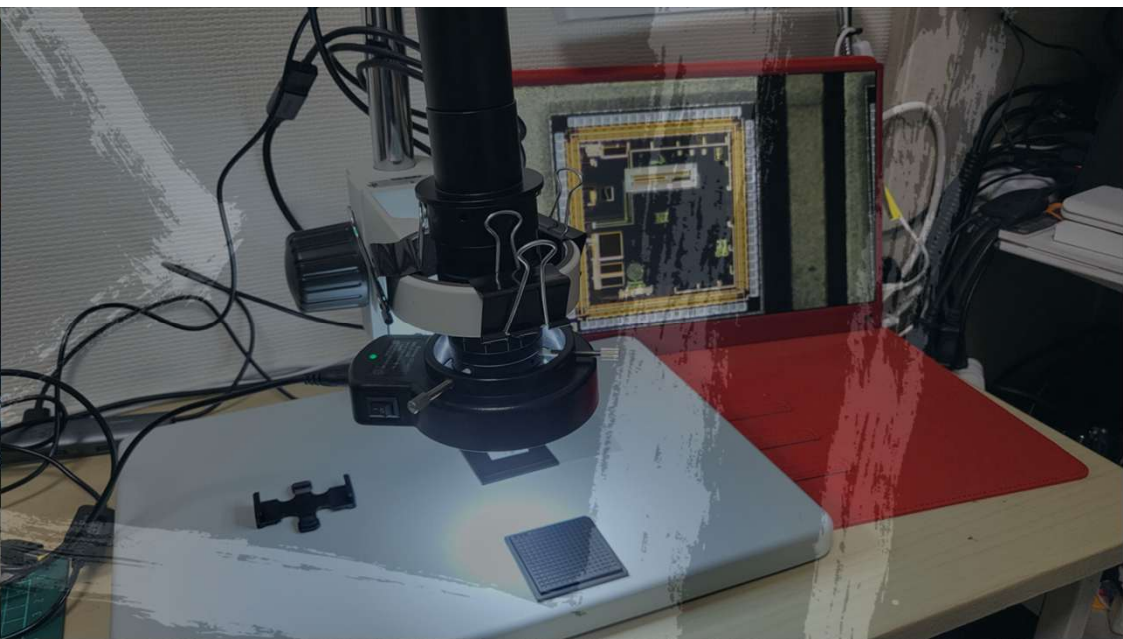
- Xschemによる回路設計
 - トランジスタの組み合わせで機能を実現する作業
- ngspiceによる回路特性シミュレーション
 - 上記の回路が正しく動作するかを検証する作業
- klayoutによる回路デザイン
 - トランジスタを実際の半導体の上に配置する作業
- 丸々1日の講習会となります
 - 講習会実施実績
 - <https://ishikai.connpass.com/event/303102/>
 - https://www.noritsuna.jp/download/ishi_20231110_3zki_v
- 参加者の声（半導体設計未経験者。電子工作をしたことがあるレベル）
 - チップの設計体験によりすごく技術的な刺激を受け
 - 半導体は全く未知のものだったが理解できたことで見を得ることが出来た





ハンズオンセミナー： 測定・お渡し会

- ・ 製造したチップを測定・お渡しする会
- ・ 生のICをどう測定しているのか？を体験していただくイベント



ハンズオンセミナー： 測定・お渡し会



ハンズオンセミナー： ターゲット

- 初めての「半導体設計を体験してもらう」ことが目的
 - ソフトウェアやハードウェアの企業内に半導体設計者を増やす
- 参加者のモチベーション
 - 半導体って話をよく聞くようになったので、具体的に知りたい！
 - 半導体の基礎知識
 - 半導体の工場のプロセスの内容
 - もっとコンピュータの動作原理を知りたい！
 - 最近、自作CPUが流行っているらしい
 - どうやらコンパイラレベルさえ隠蔽されてしまったためかより原理的なところへの回帰が起こっている

日の丸半導体の復権なるか 北海道の「ラビダス」新工場、急ピッチで建設

次世代半導体の国産化を目指すラビダスが、北海道千歳市での新工場建設を急ピッチで進めている。

© 2024年05月29日 08時32分 公開

[産経新聞]



次世代半導体の国産化を目指すラビダスが、北海道千歳市での新工場建設を急ピッチで進めている。工場を起点に北海道を半導体産業の集積地とする構想も浮上し、地元は沸く。量産までの総投資額は5兆円で、経済産業省の補助金はすでに1兆円近くに達した。国主導の産業振興の新たなモデルケースとなるか、注目されている。

THE SANKEI NEWS



44個のロジックICを使った「自作CPU組み立てキット」が明日発売

2023.03.02 12:20 更新

2023.03.02 取材



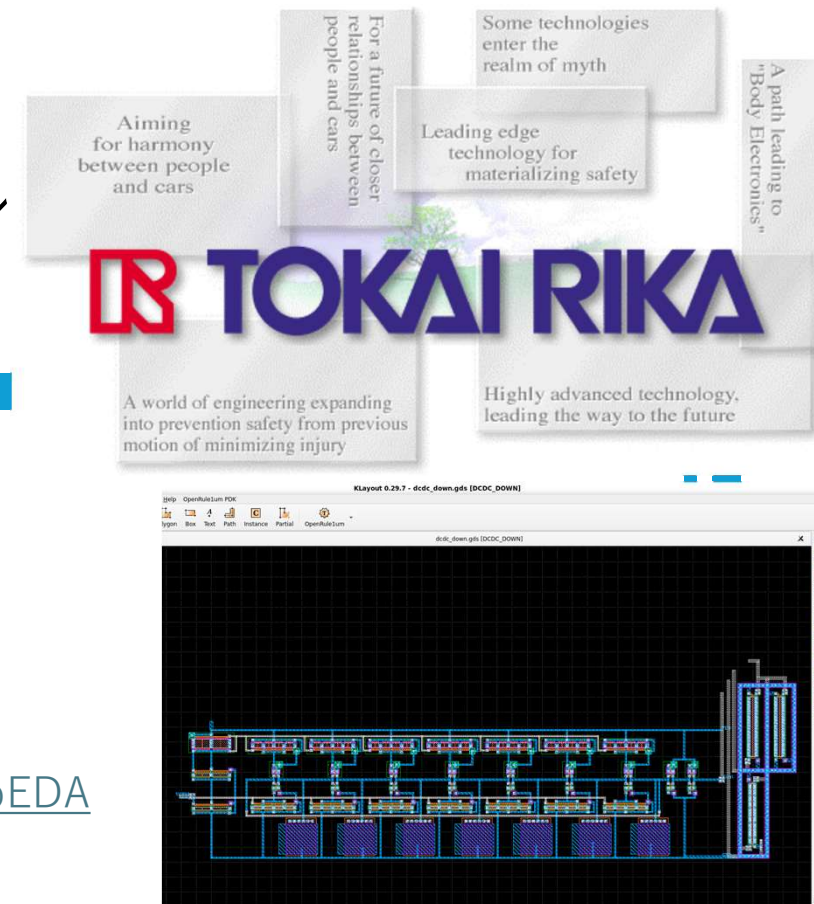
組み立ては5〜6時間？CPUの構造が学べる“備ごたえのある”工作キット

ロジックICで動作する自作CPUの組み立てキット「ロジックICで創る自作CPU組み立てキットTTM8」がビット・トレード・ワンから3月3日に発売。Shigezoneにて実機展示と予約販売が始まっている。なお同店では発売記念特価として、キットのみを税込27,500円、解説書籍同梱版を税込29,500円で販売（3月3日以降予告なく終了）する。

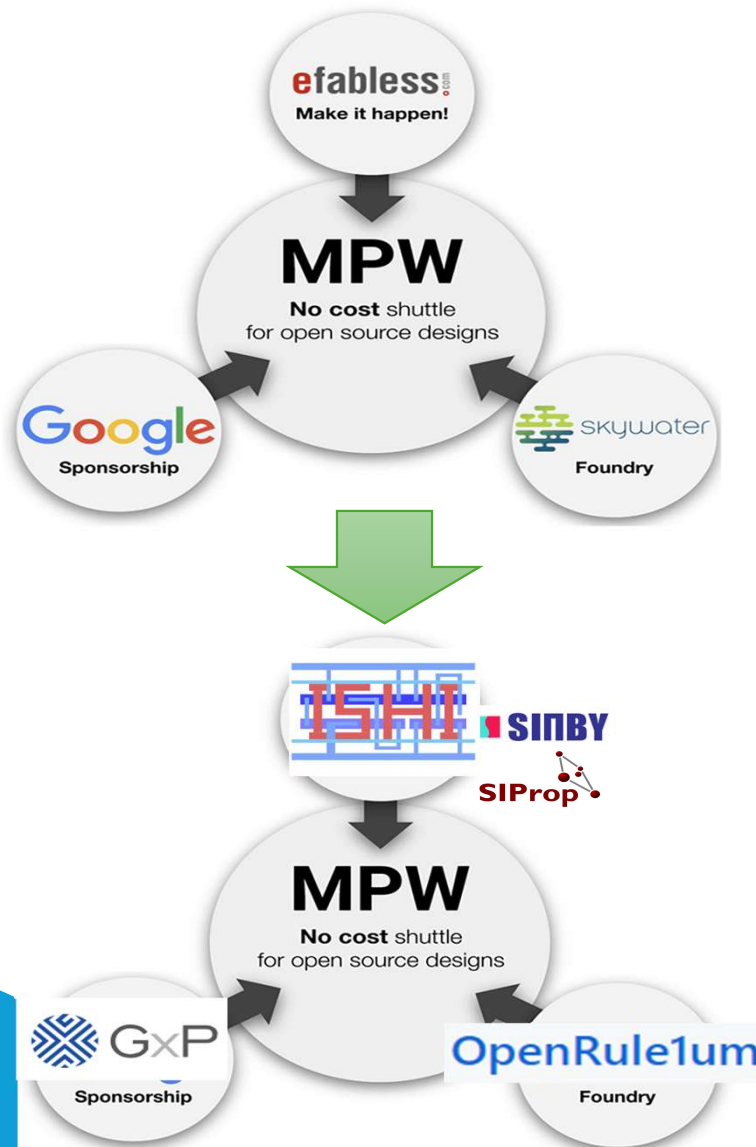
チーム投稿

- 内容
 - 一つのテーマ（回路）を複数人で作成してもらう
 - リーダー
 - 中級者や上級者でチームをリードしてもらう
 - メンバー
 - 初心者がリーダーに教えてもらいながら設計やレイアウトをする
- 目的
 - リーダー
 - ソフトウェアやハードウェアの企業が自社チップを作成しようとするときの橋渡し人材としての能力を獲得してもらう
 - メンバー
 - ソロは中級者以上じゃないと難しいが、ISHI会は初級者がメイン層であるため、極力、多くの人に参加してもらいたいため。
 - 今までソロで募ってもほぼ募集が無かった

例：東海理化シヤトル



- 実施内容
 - 昇圧型と降圧型の2種類を「2チーム」で作成する
 - 5V->12V, 12V->5Vとする
 - Chipathon2024の変形パターン
- 決まっているルール
 - OpenRule1umを利用する
 - https://github.com/ishi-kai/OpenRule1umPDK_setupEDA
 - テープアウトは「11月24日」
 - Maxサイズは「1000um(1mm) x 1000um(1mm)」
 - ピン数は「7ピン」
 - VDD, 入力電圧用ピン, 出力電圧用ピンの3ピンは必須
 - 後の4ピンをどう使うかは自由
 - VSSは共通のものを利用してよい、数に入れなくてもよい

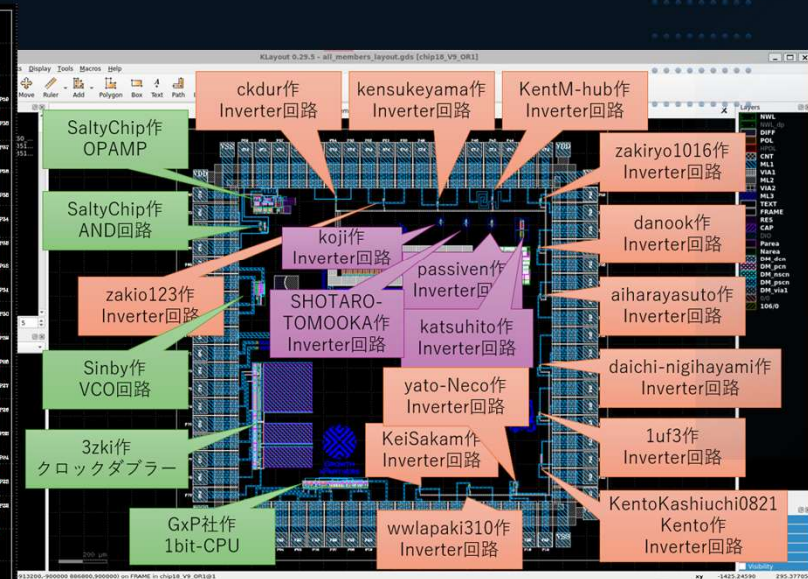
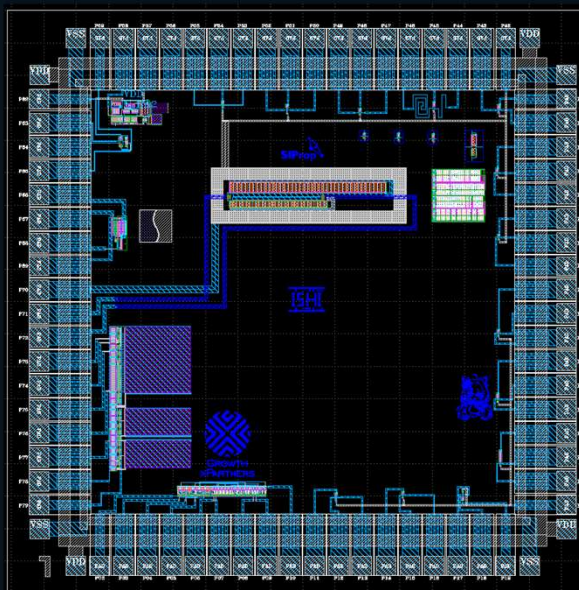
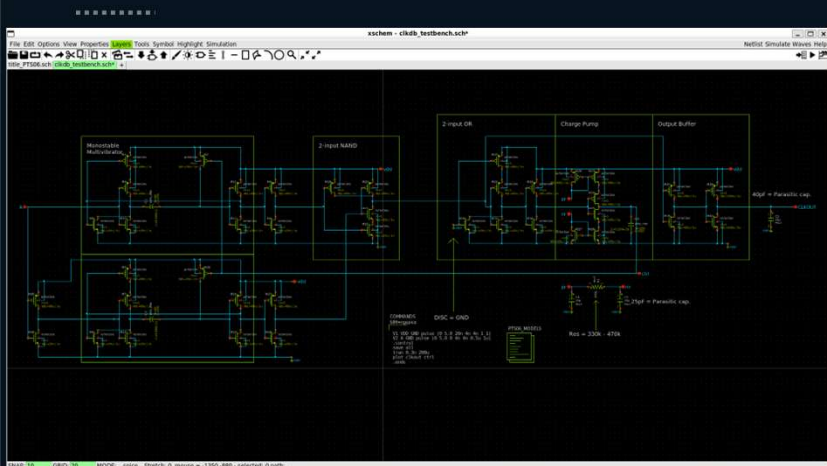


日本発のOpenMPW！

• OpenMPW構造のシャトル

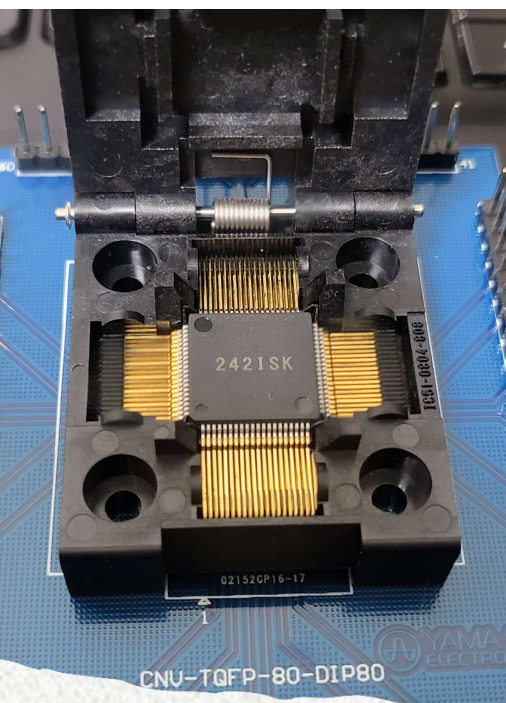
- コミュニティー
 - eFabless社 ⇔ ISHI会+SINBY+SIProp
- スポンサー
 - Google社 ⇔ GxP社
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

ISHI会版OpenMPW-PTC06-1として開催！



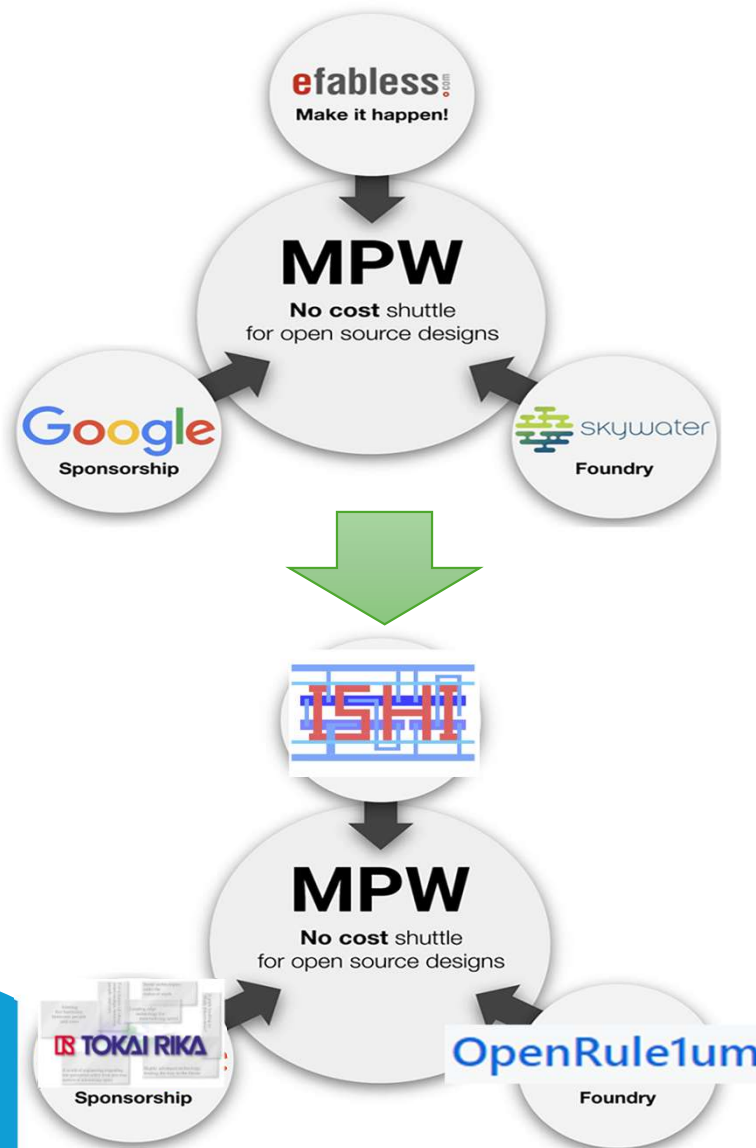
ISHI会版 OpenMPW- PTC06-1

- プロジェクト
 - 初めての人向けインバーター回路
 - 中級者が各自で作った回路
 - OPAMP
 - クロックダブラー
 - VCO
 - 1-bit CPU
- 参加人数：22名



ハンズオンセミナー： 測定・お渡し会

- 測定環境
 - AnalogDiscovery3
 - 1万円ピコアンメーター
 - 対物顕微鏡
- 測定結果
 - 大体動作確認OK

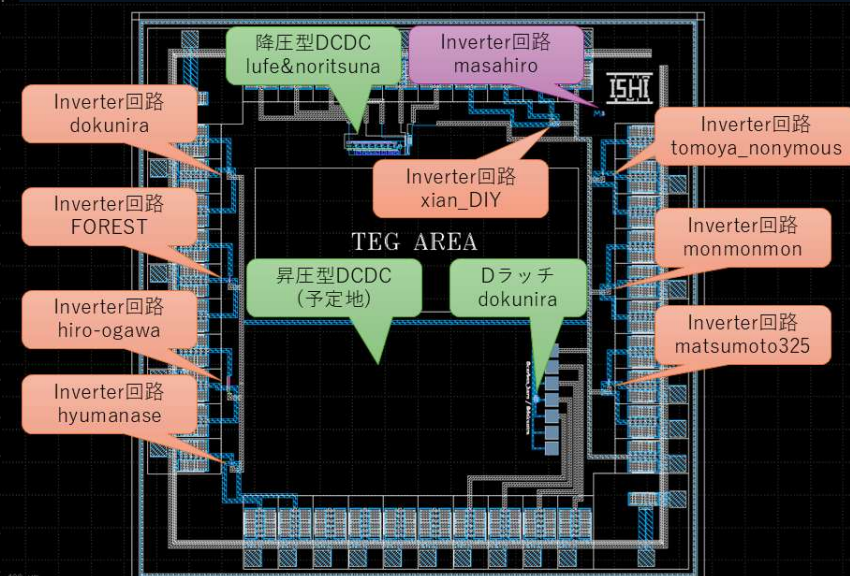
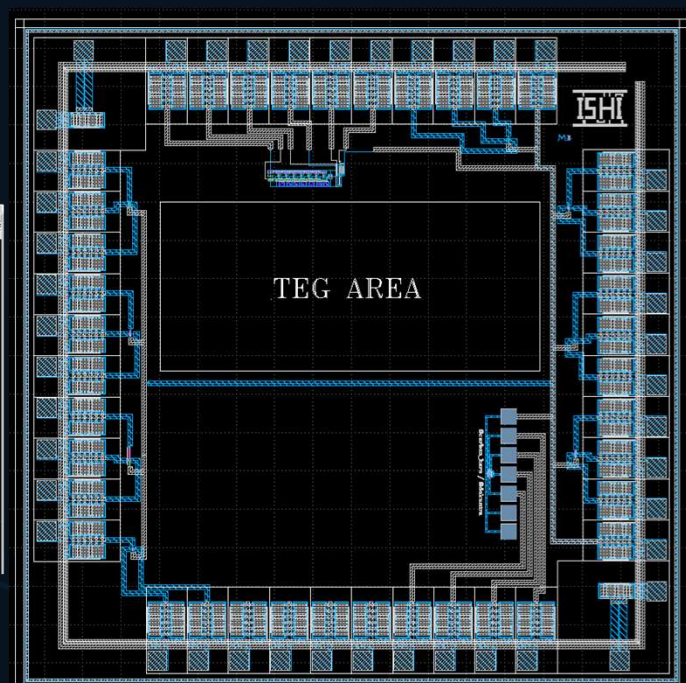
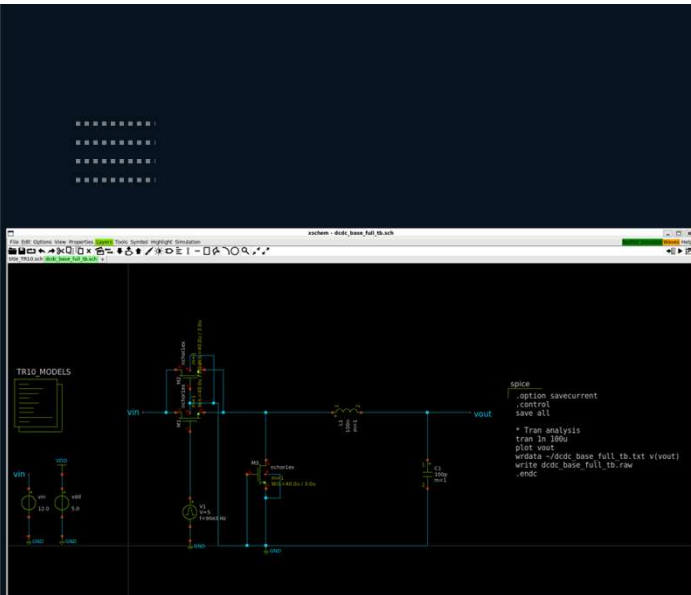


日本発のOpenMPW！

• OpenMPW構造のシャトル

- コミュニティー
 - eFabless社 ⇔ ISHI会
- スポンサー
 - Google社 ⇔ 東海理化社
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

ISHI会版OpenMPW-TR10-1として開催！

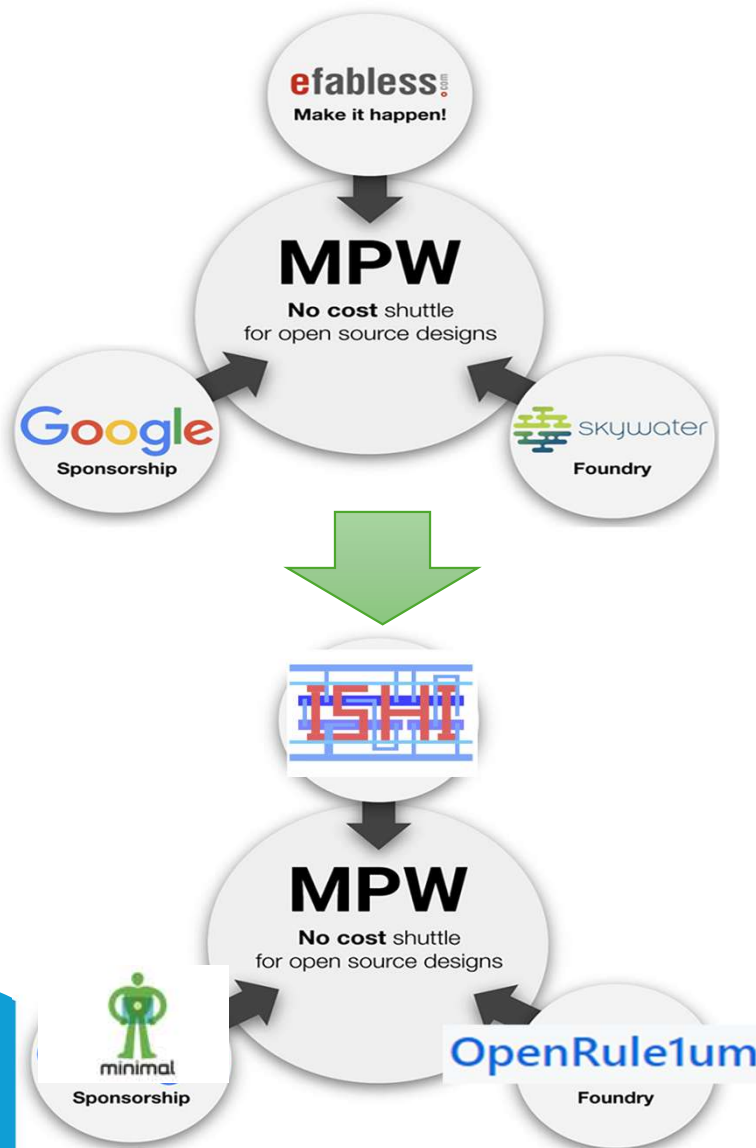


ISHI会版 OpenMPW- TR10-1

・プロジェクト

- ・ 初めての人向けインバーター回路
- ・ グループ投稿（中級者＋初心者）
 - ・ 降压型DCDCコンバータ
 - ・ 昇圧型DCDCコンバータ

・ 参加人数：15名（サポータ含む）

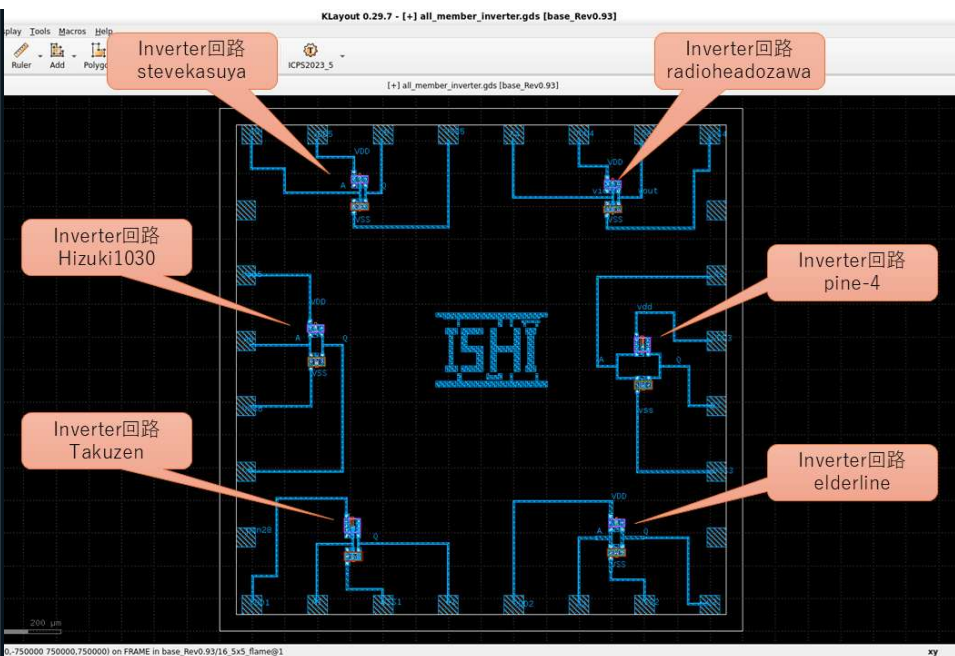


日本発のOpenMPW！

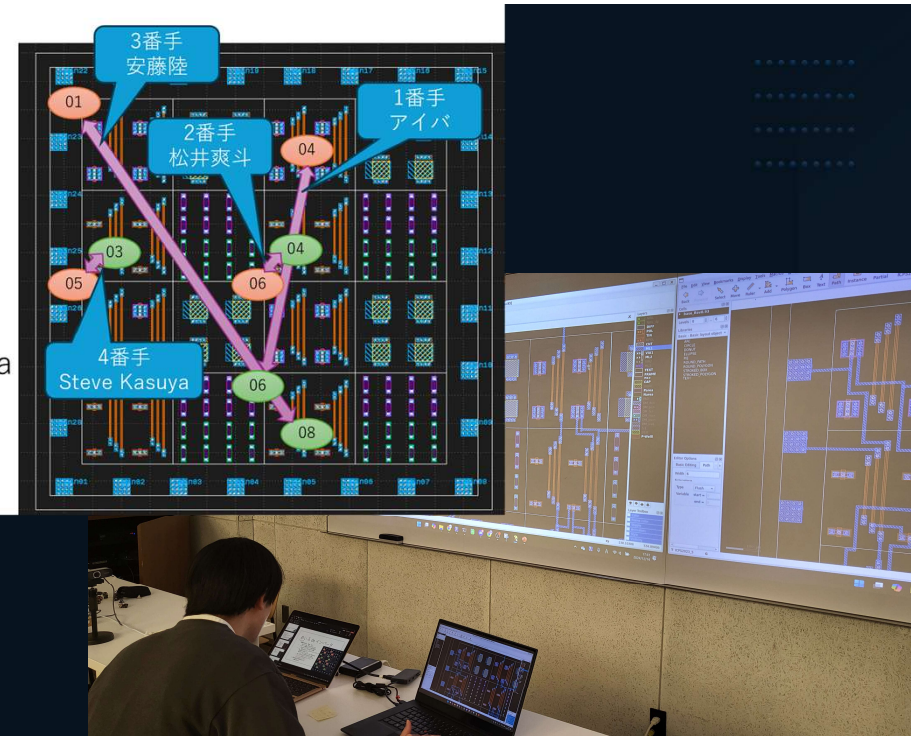
• OpenMPW構造のシャトル

- コミュニティー
 - eFabless社 ⇔ ISHI会
- スポンサー
 - Google社 ⇔ ミニマルファブ
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

ISHI会版OpenMPW-MF20-1として開催！



- 1番手：アイバ
 - P-FET：4番
 - N-FET：6番
- 2番手：松井爽斗
 - P-FET：6番
 - N-FET：4番
- 3番手：安藤陸
 - P-FET：1番
 - N-FET：8番
- 4番手：Steve Kasuya
 - P-FET：5番
 - N-FET：3番

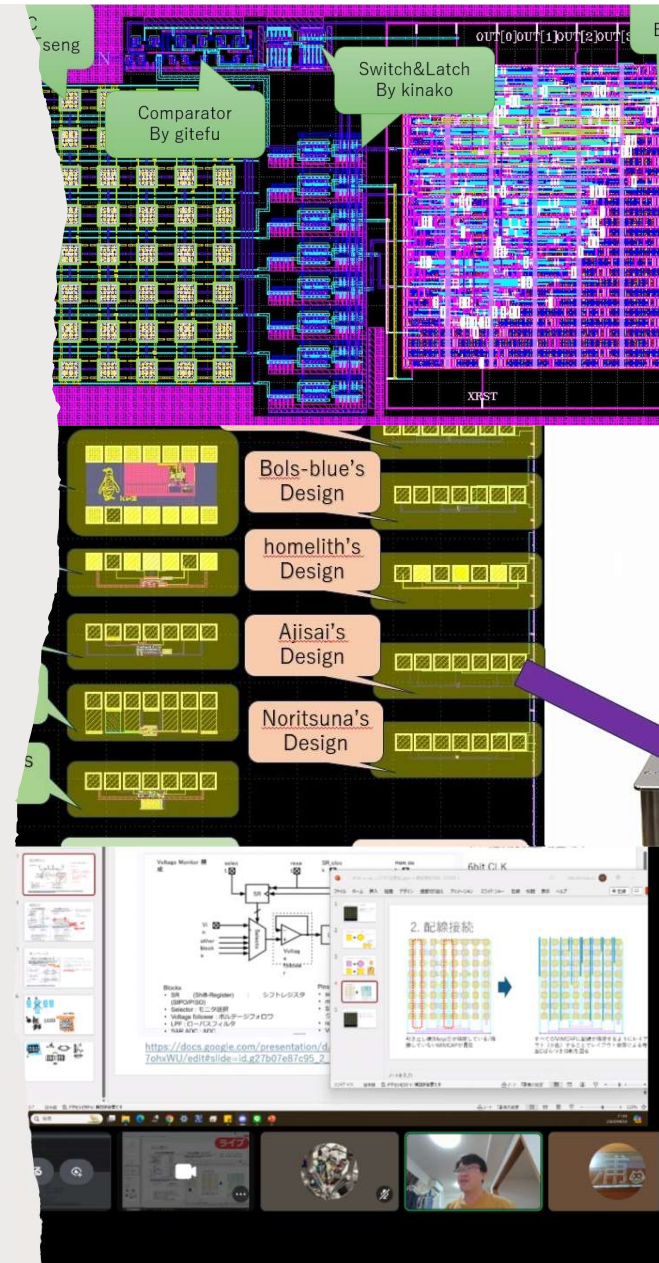


ISHI会版 OpenMPW- MF20-1

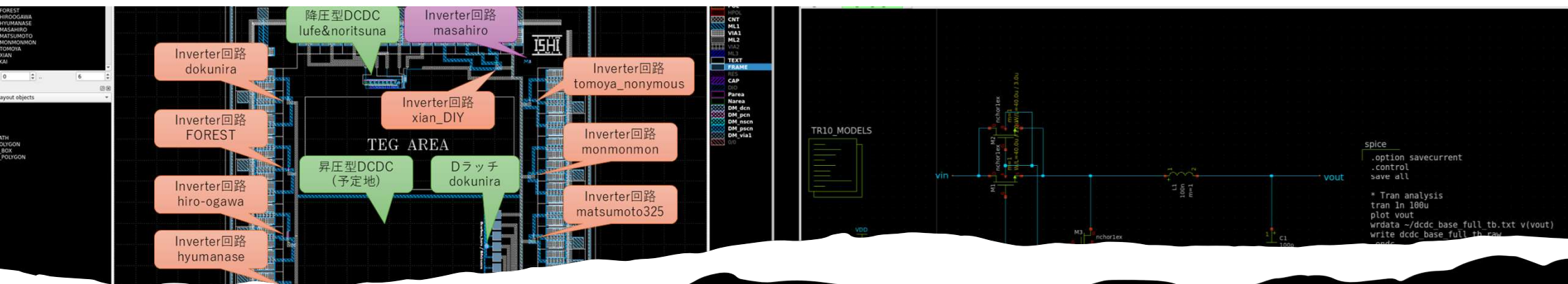
- プロジェクト
 - 初めての人向けインバーター回路
 - 初心者向けゲーム
 - めいろdeインバータ
- 参加人数：14名（サポータ含む）

シャトル： ISHI会シェアの実績

- 2023/12
 - OpenMPW GF-1シャトル
 - https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenGFMPW-1/
- 2024/05
 - Chipathon2023
 - https://github.com/ishi-kai/Chipathon2023_ADC/tree/main/submit_version
 - <https://github.com/atuchiya/DC23-LTC2/tree/japan-test/TOP>
- 2024/08
 - ISHI会版OpenMPW PTC06-1シャトル（フェニテック）
 - https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenMPW_PTC06-1
- 2024/10
 - ISHI会版OpenMPW TR10-1シャトル（東海理化）
 - https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenMPW_TR10-1
- 2024/12
 - ISHI会版OpenMPW MF20-1シャトル（ミニマルファブ）
 - https://github.com/ishi-kai/ISHI-KAI_Multiple_Projects_OpenMPW_MF20-1

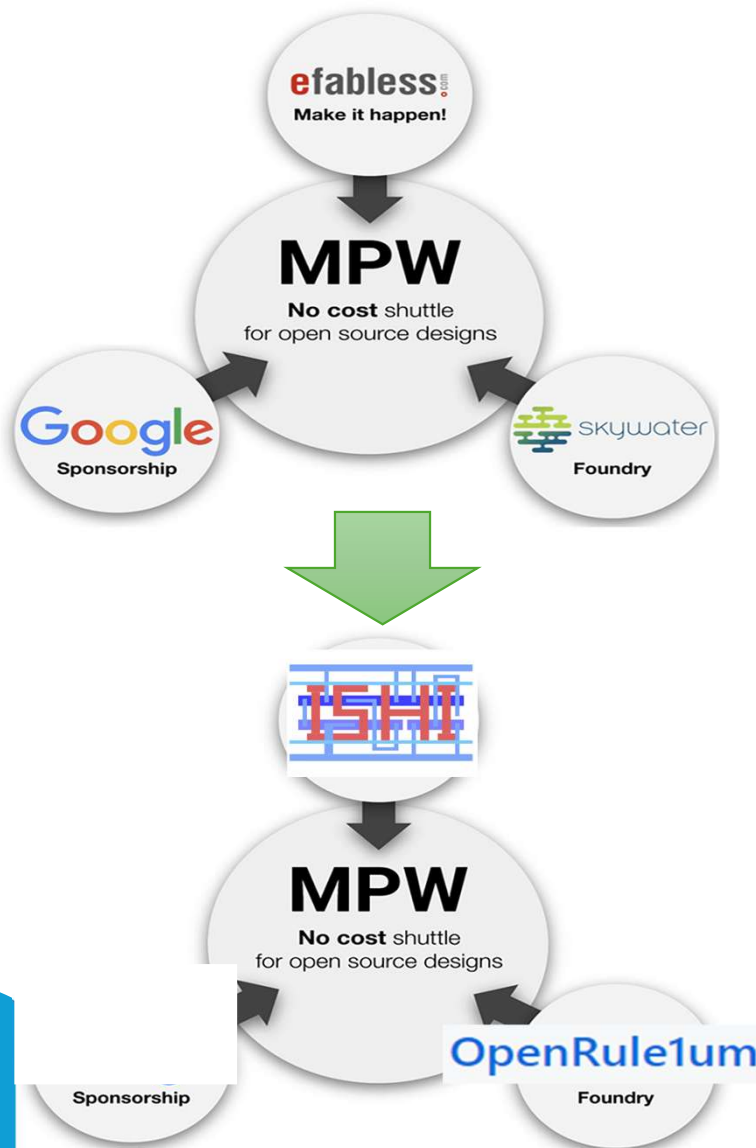


コラボプラン



設計・製造を一緒にやりませんか？





日本発のOpenMPW！

• OpenMPW構造のシャトル

- コミュニティー
 - eFabless社 ⇔ ISHI会
- スポンサー
 - Google社 ⇔ 御社
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

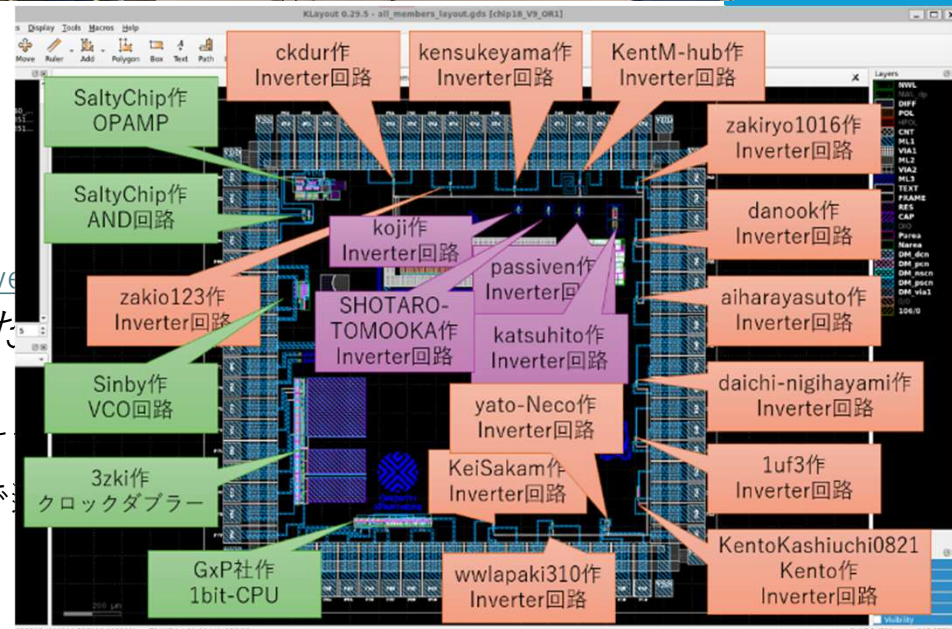
御社版OpenMPWとして開催！

ハンズオンセミナー

- 知識ゼロから半導体設計の基礎がすべて学べる！

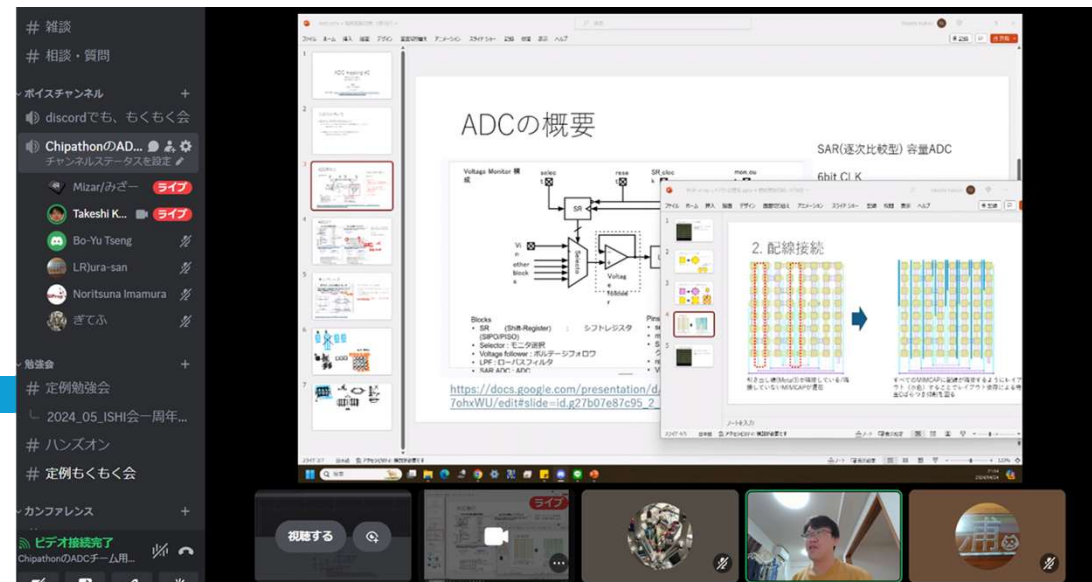
一番簡単なインバーター回路のハンズオンセミナー

- Xschemによる回路設計
 - トランジスタの組み合わせで機能を実現する作業
- ngspiceによる回路特性シミュレーション
 - 上記の回路が正しく動作するかを検証する作業
- klayoutによる回路デザイン
 - トランジスタを実際の半導体の上に配置する作業
- 丸々1日の講習会
 - 講習会実施実績
 - <https://ishikai.connpass.com/event/303102/>
 - https://www.noritsu-na.jp/download/ishi_20231110_3zki_v01.pdf
- 参加者の声（半導体設計未経験者。電子工作をしたことがあるレベル）
 - チップの設計体験によりすごく技術的な刺激を受けた
 - 半導体は全く未知のものだったが理解できたことで見を得ることが出来た



チーム投稿

- 内容
 - 一つのテーマ（回路）を複数人で作成してもらう
 - リーダー
 - 中級者や上級者でチームをリードしてもらう
 - メンバー
 - 初心者がリーダーに教えてもらいながら設計やレイアウトをする
- 目的
 - リーダー
 - ソフトウェアやハードウェアの企業が自社チップを作成しようとするときの橋渡し人材としての能力を獲得してもらう
 - メンバー
 - ソロは中級者以上じゃないと難しいが、ISHI会は初級者がメイン層であるため、極力、多くの人に参加してもらいたいため。
 - 今までソロで募ってもほぼ募集が無かった



シャトル： フェニテック社シャトル便

- 1つのダイ（コア）をシェアする
 - よほど頑張らないとスカスカ
- シャトル内容
 - プロセス：600nm
 - エリア：1.8mm x 1.8mm
 - ピン：80ピン
- 一般向けプラン
 - 製造費：213,000円
 - パッケージ費：91,500円
 - 合計304,500円（税別）

Phenitec PHENITEC SEMICONDUCTOR Corp.

フェニテックセミコンダクター株式会社
シャトル便のご案内

フェニテックセミコンダクター株式会社(本社：岡山県井原市)では、複数のお客様または複数の試作チップ開発で共同利用可能なCMOSシャトルサービスを提供しております。

概要

- ▶ ダブルWELL 1P3M CMOS プロセス
- ▶ 電源電圧 5V
- ▶ 最小トランジスタ長 0.6μm

シャトル便サービス

2024年度運行スケジュール

1回目	2回目
5月14日 申し込み〆切	8月2日 申し込み〆切
6月2日 設計データ〆切	8月25日 設計データ〆切
10月18日 お客様着	12月27日 お客様着



ハンズオンセミナー用シャトル

- フェニテックシャトル（初心者向け）
 - シャトル内容
 - プロセス：600nm
 - エリア：1.8mm x 1.8mm
 - ダイ数：20個
 - ピン：80ピン
 - テープアウト時期：6月、8月
 - 一般向けプラン
 - 製造費：213,000円（予価）
 - パッケージ費：91,500円（予価）
 - 合計304,500円（税別）
- 東海理化シャトル（チーム投稿向け）
 - シャトル内容
 - プロセス：1.0um
 - 特筆点：40V/5V
 - エリア：3.5mm x 3.5mm
 - ダイ数：30個
 - ピン：42ピン
 - テープアウト時期：9月、12月（予定）
 - 一般向けプラン
 - 製造費：550,000円（予価）
 - パッケージ費：250,000円（予価）
 - 合計800,000円（税別）

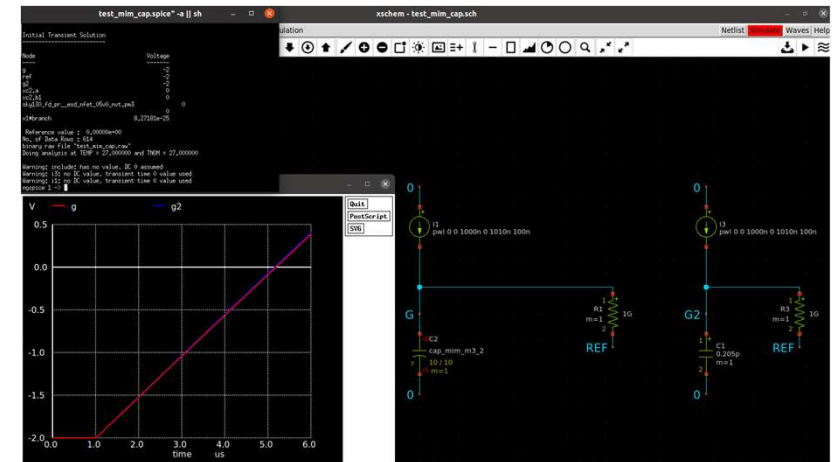
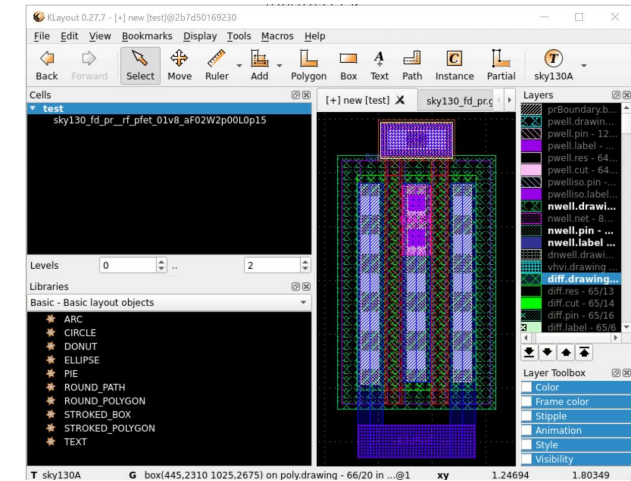


リターンは？



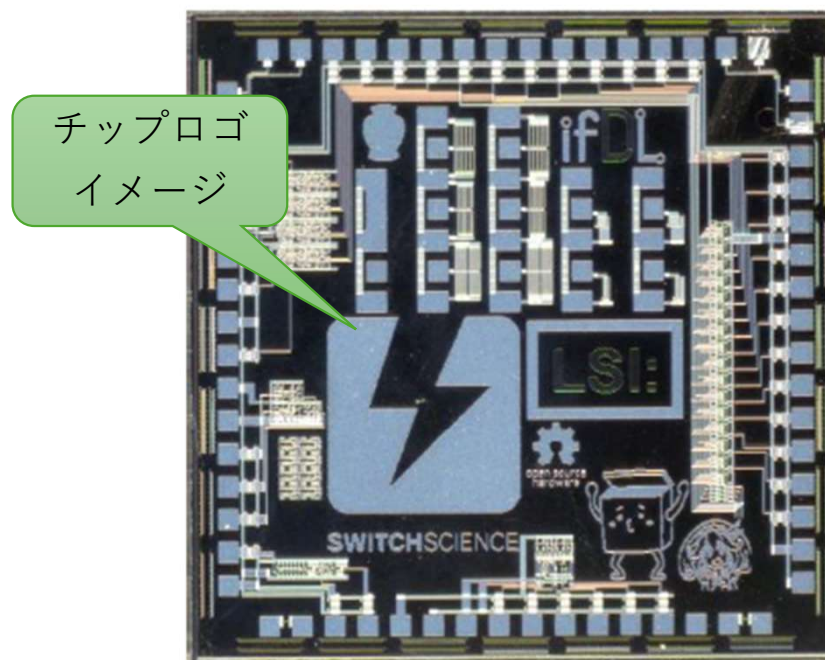
社内研修のご提供

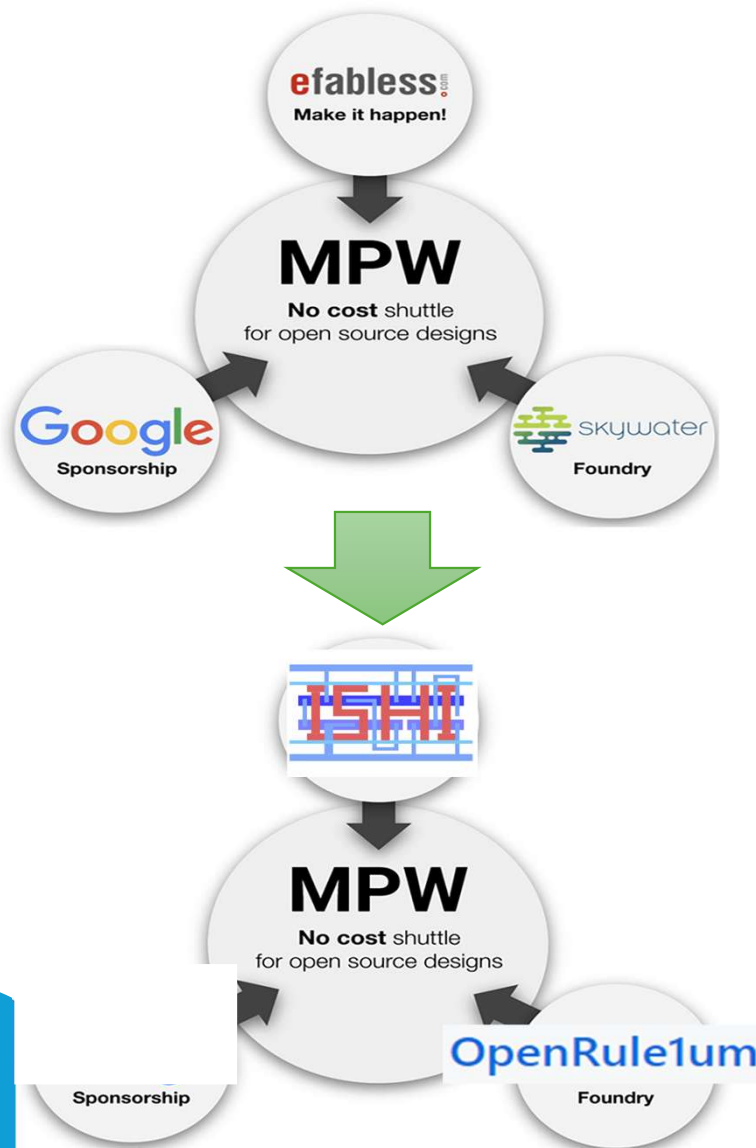
- 半導体設計の基礎がすべて学べる！
 - 一番簡単なインバーター回路の出張講習会
 - Xschemによる回路設計
 - ngspiceによる回路特性シミュレーション
 - klayoutによる回路デザイン
 - などを実施
 - 丸々1日の講習会となります。
 - 作成してもらった回路をチップに載せることも可能
 - チップの数が20個であるため、人数制限あり
 - 講習会実施実績
 - <https://ishikai.connpass.com/event/303102/>
 - https://www.noritsuna.jp/download/ishi_20231110_3zki_ver2.pdf
 - 参加者の声（半導体設計未経験者。電子工作をしたことがあるレベル）
 - チップの設計体験によりすごく技術的な刺激を受けた
 - 半導体は全く未知のものだったが理解できたことで新しい知見を得ることが出来た



各種ロゴ掲載

- シャトルチップへのロゴ掲載
- 各イベントでチップを展示する場合に、説明資料などへの社名とロゴの掲載
 - ISHI会イベント一覧
 - <https://ishikai.connpass.com/>





日本発のOpenMPW！

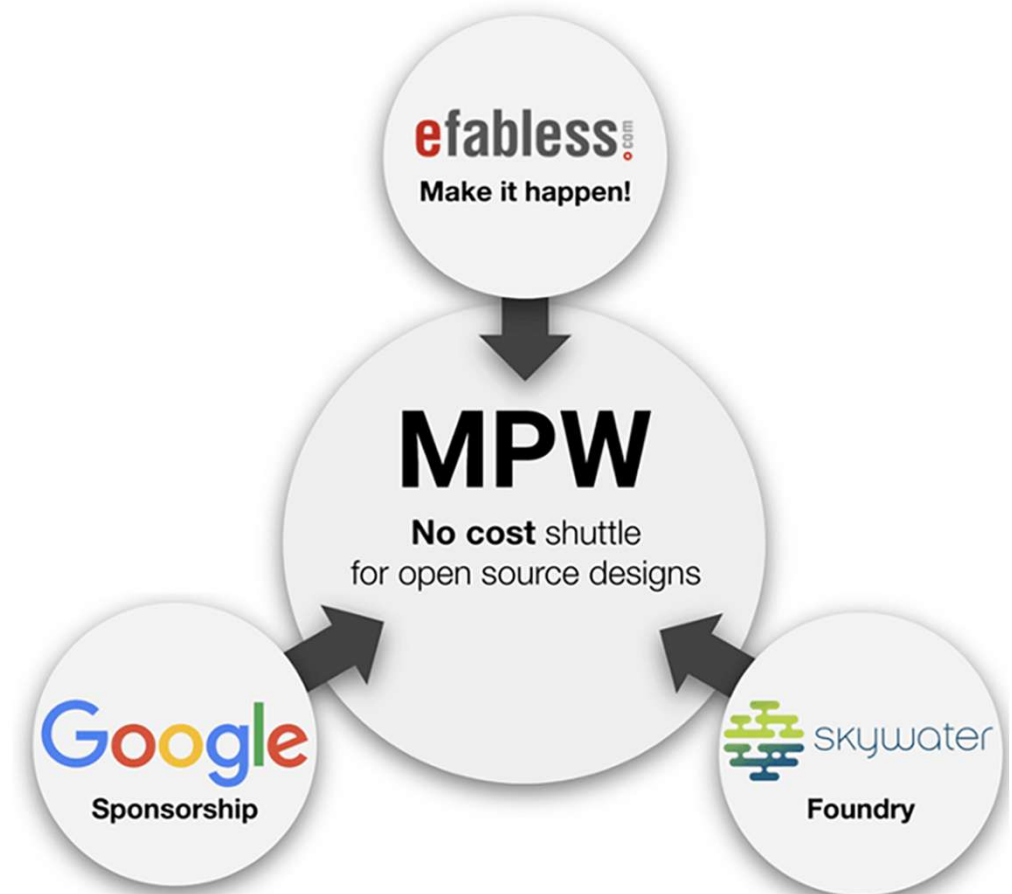
• OpenMPW構造のシャトル

- コミュニティー
 - eFabless社 ⇔ ISHI会
- スポンサー
 - Google社 ⇔ 御社
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

御社版OpenMPWとして開催！

オープンソース半導体 ～OpenMPWとは？～

1. オープンソースの設計ツール (OpenEDA)にて設計。設計環境やスクリプトを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
2. オープンソースのプロセス情報 (OpenPDK)にて設計。設計資産(回路図・GDSII)やソースファイルを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
3. 上記1、2で設計したオープンソース設計チップを製造するファブ・サービスが存在し、設計したハードウェアの動作を検証できること。





研修内容は？

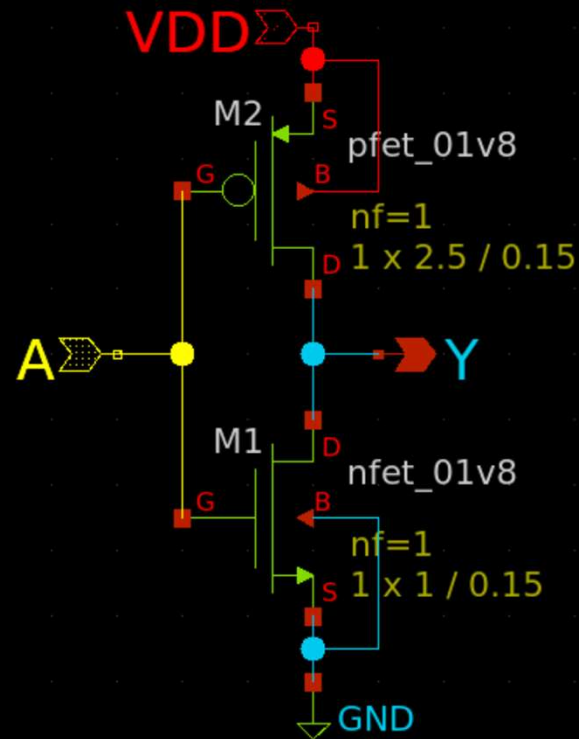
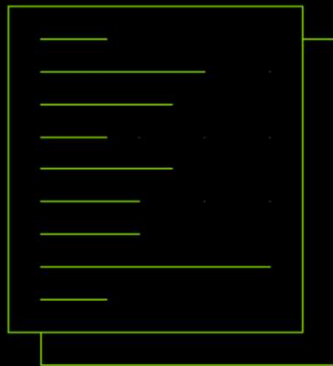


アナログLSIの設計フロー

- 回路図（ベンチマーク）を描く
- シミュレーションをする
- 回路図を基にレイアウトを描く
- レイアウトを検証する

回路図(ベンチマーク)を描いて . . .

MODELS

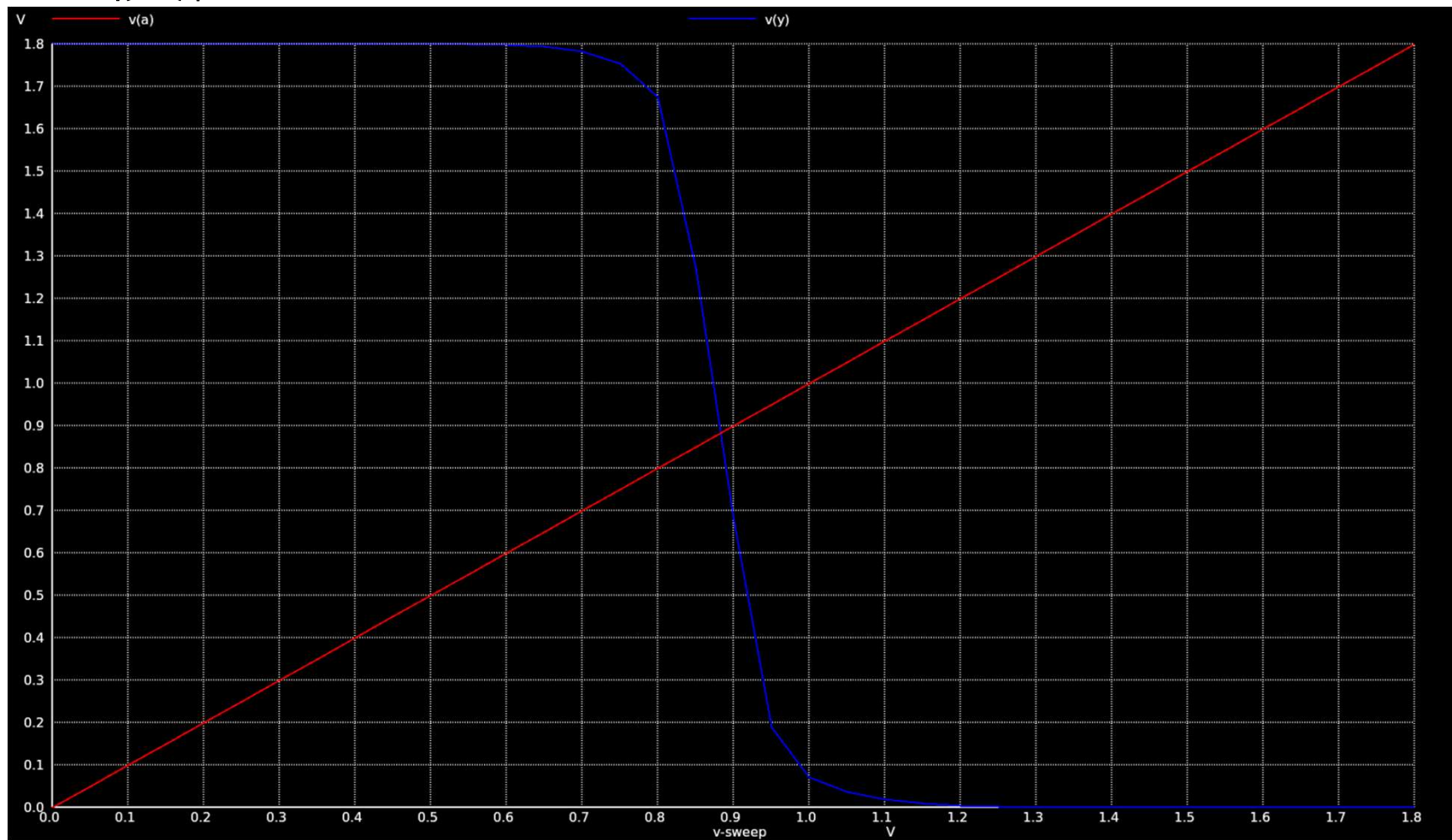


COMMANDS

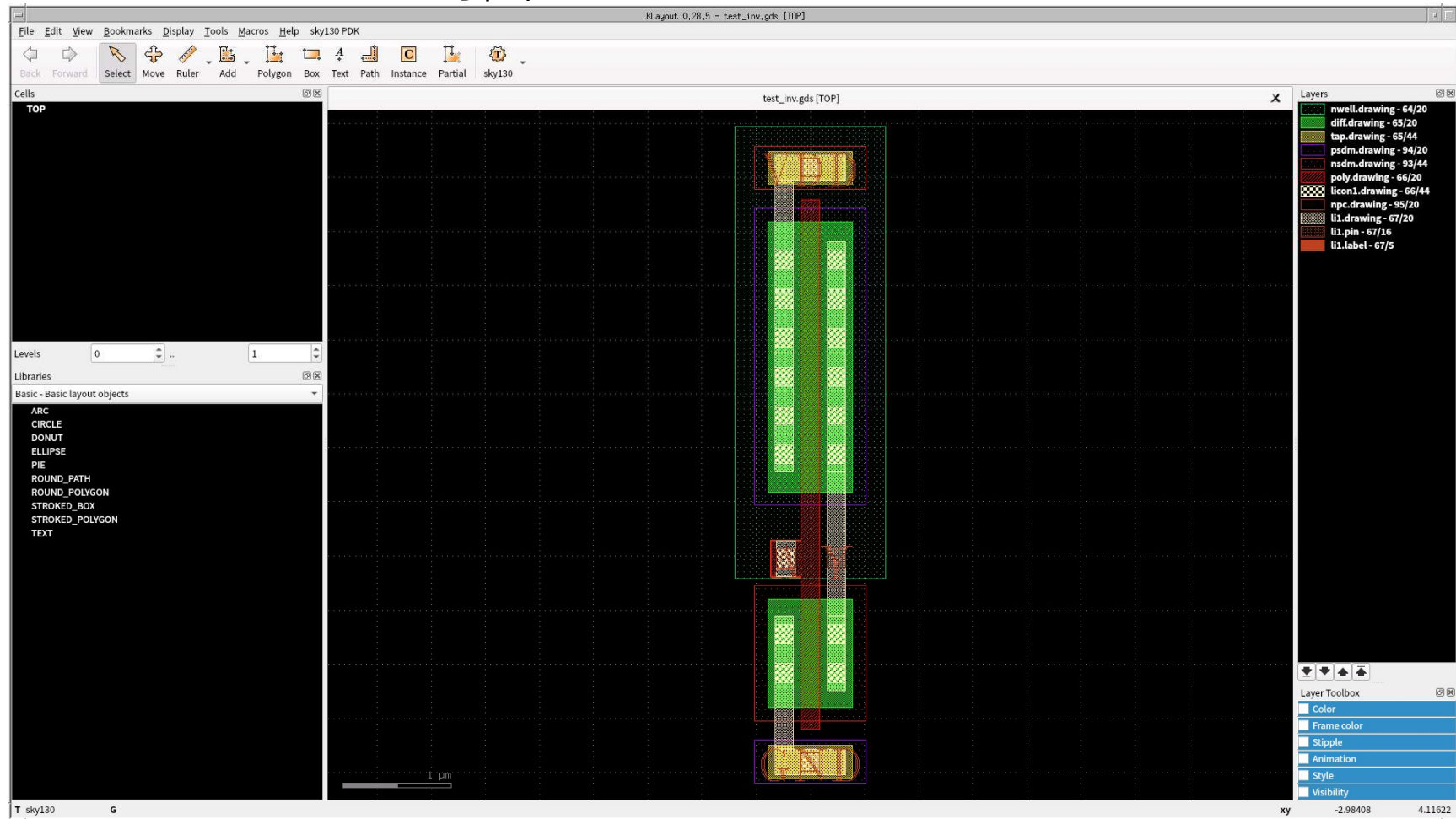
SIM=ngspice

```
VD VDD 0 dc 1.8
VA A 0 dc 0
.control
save all
dc VA 0 1.8 0.05
plot v(a) v(y)
.endc
```

論理検証をして . . .

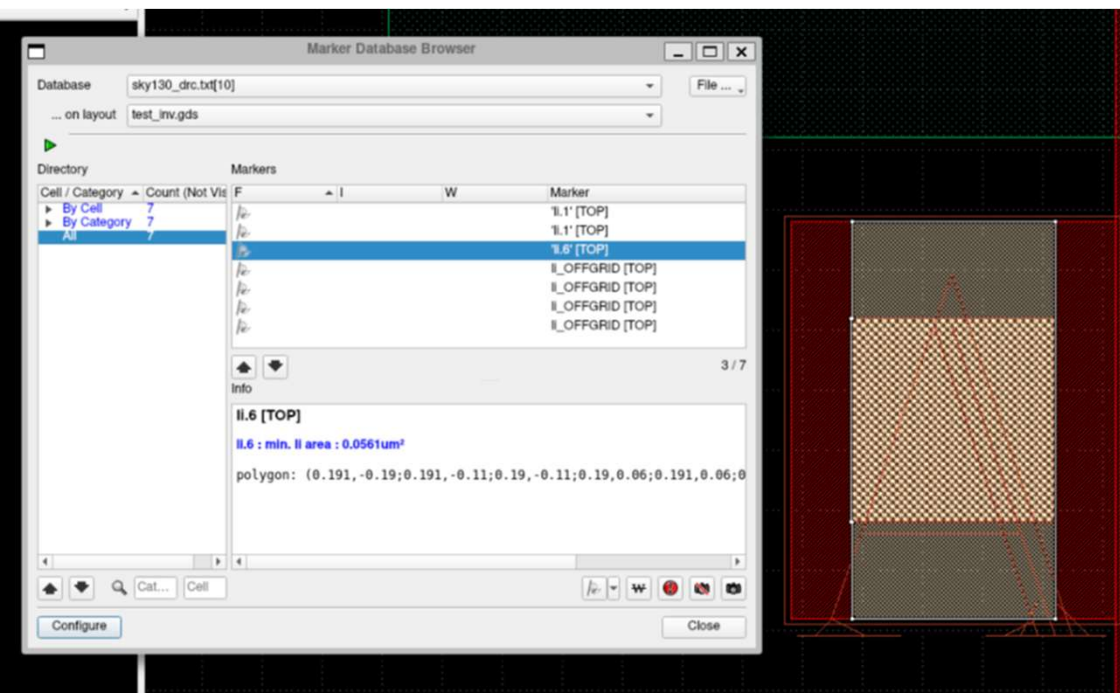


レイアウトを描いて・・・

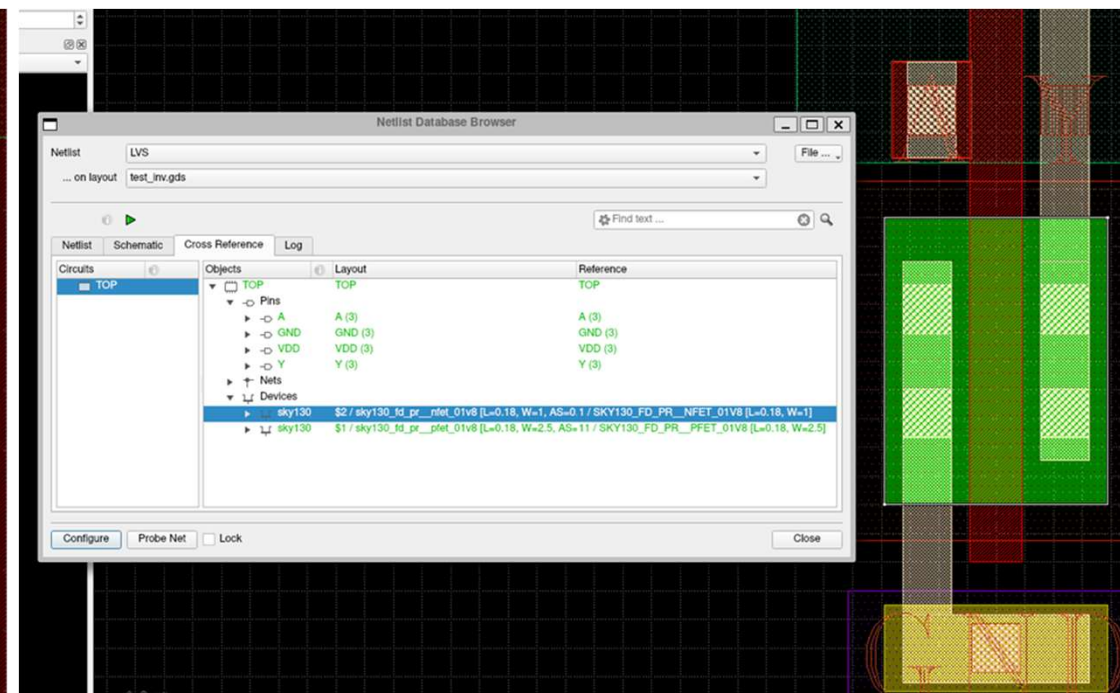


レイアウトを検証して . . .

DRC



LVS



そもそもLSI回路設計に必要なものとは？

- プロセスデザインキット PDK

- シミュレーション用モデルライブラリ (SPICE)
- 検証ツール用ルールファイル (DRC, LVSなど)
- スタンダードセルライブラリ
 - レイアウト (GDS)
 - ネットリスト (SPICE)
 - 自動配線ルール (LEF)
 - Verilogシミュレーションライブラリ (LIB, V)
- 一部指定されたレイアウト (BJT)

- PDKで指定された各種ツール (EDAツール)

- 回路図エディタ or Verilogコンパイラ
 - 回路図エディタ : xschem
- レイアウトエディタ or 自動レイアウトツール
 - レイアウトエディタ : klayout, magic
- SPICEシミュレータ or Verilogシミュレータ
 - SPICEシミュレータ : ngspice, xyce /zīs/
- 検証ツール
 - 検証ツール : klayout, magic, netgen